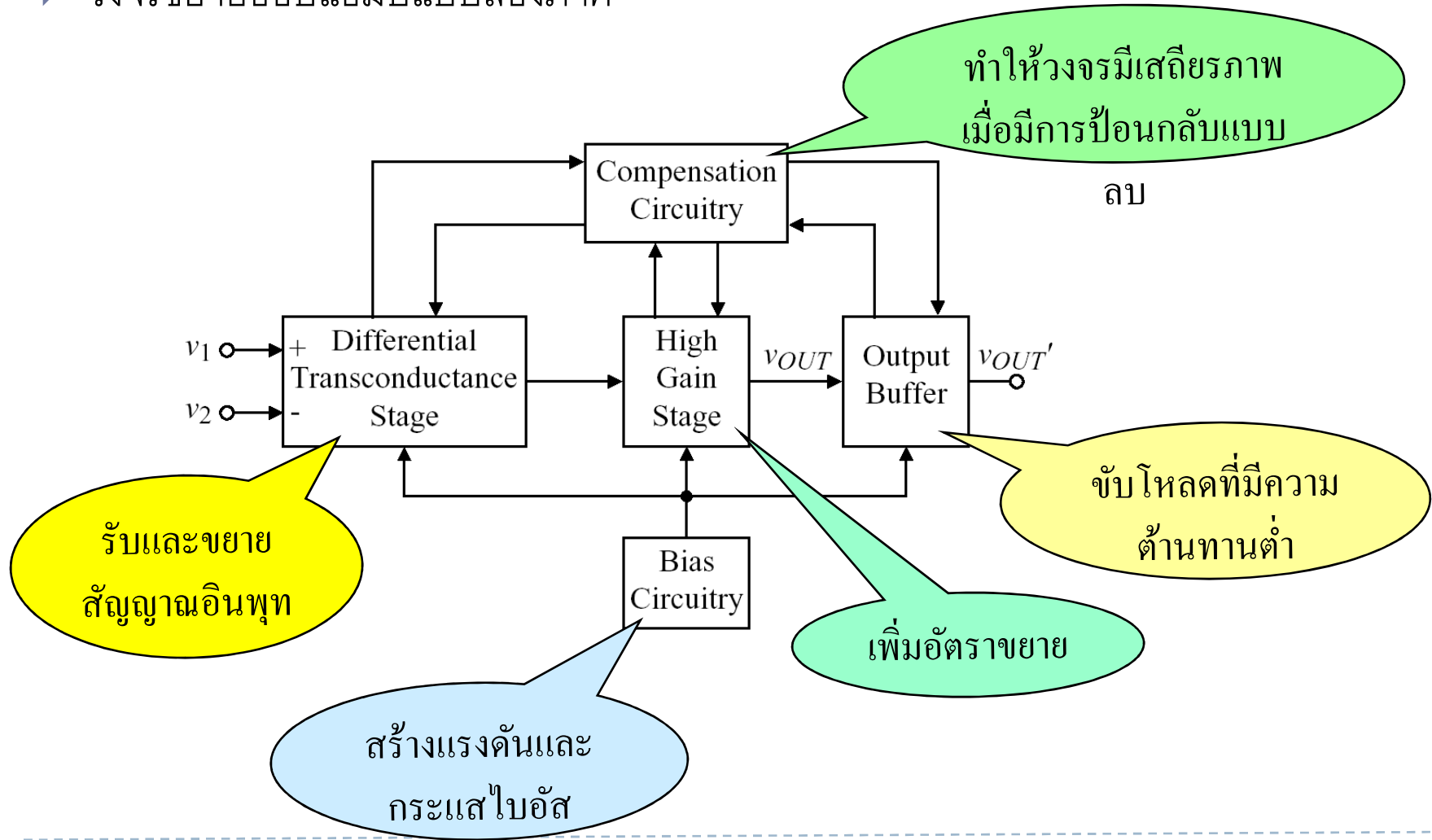


วงจรมายออปปแอมป์
(operational amplifier)

คุณสมบัติของวงจรมายออปแอมป์

▶ วงจรมายออปแอมป์แบบสองภาค



วงจรขยายออปแอมป์ในอุดมคติ

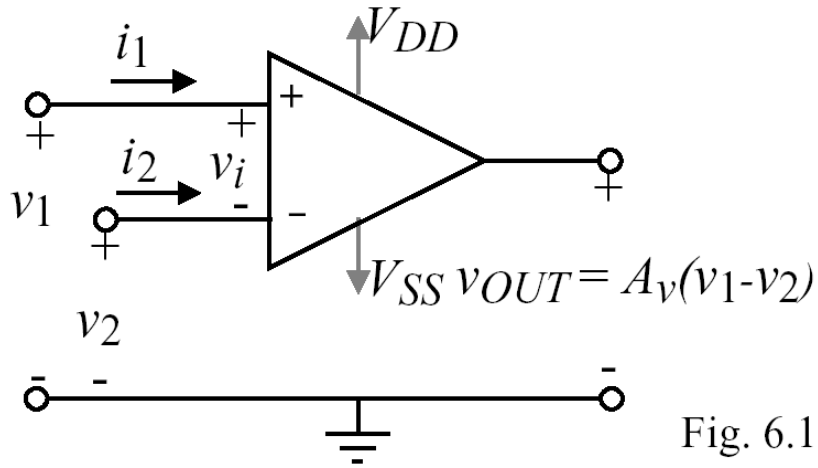
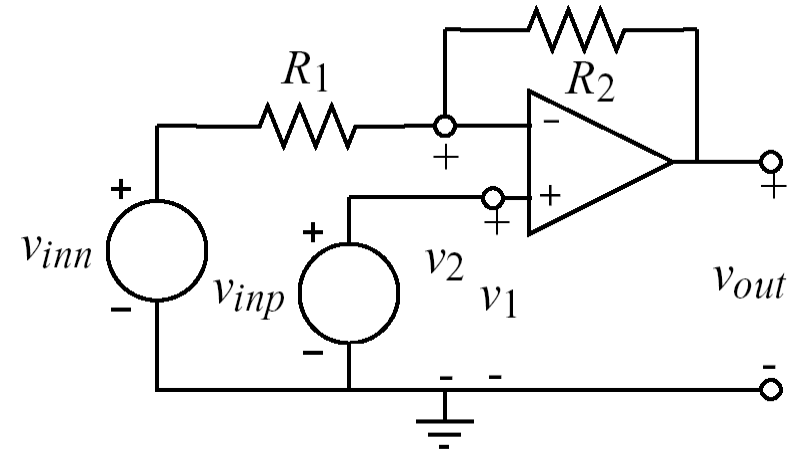


Fig. 6.1.

- ▶ $A_v = \infty$
- ▶ $R_{in} = \infty$
- ▶ $R_{out} = 0$
- ▶ $v_1 - v_2 = 0$
- ▶ $i_1 = i_2 = 0$

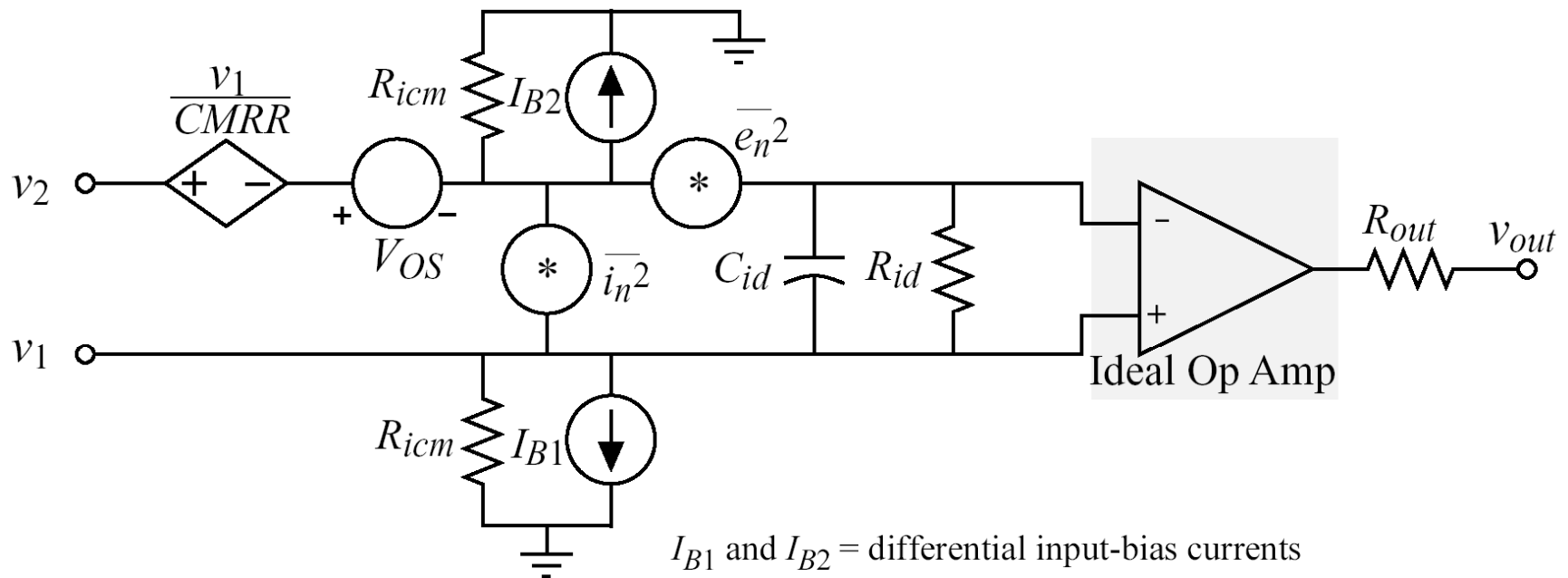


▶ วงจรขยายไม่กลับเฟส

▶ $v_{inn} = 0 \Rightarrow v_{out} = \left(\frac{R_1 + R_2}{R_1} \right) v_{inp}$

$v_{inp} = 0 \Rightarrow v_{out} = - \left(\frac{R_2}{R_1} \right) v_{inn}$

วงจรขยายออปแอมป์ในทางปฏิบัติ



R_{id} = differential input resistance

C_{id} = differential input capacitance

R_{icm} = common mode input resistance

V_{OS} = input-offset voltage

I_{B1} and I_{B2} = differential input-bias currents

I_{OS} = input-offset current ($I_{OS} = I_{B1} - I_{B2}$)

$CMRR$ = common-mode rejection ratio

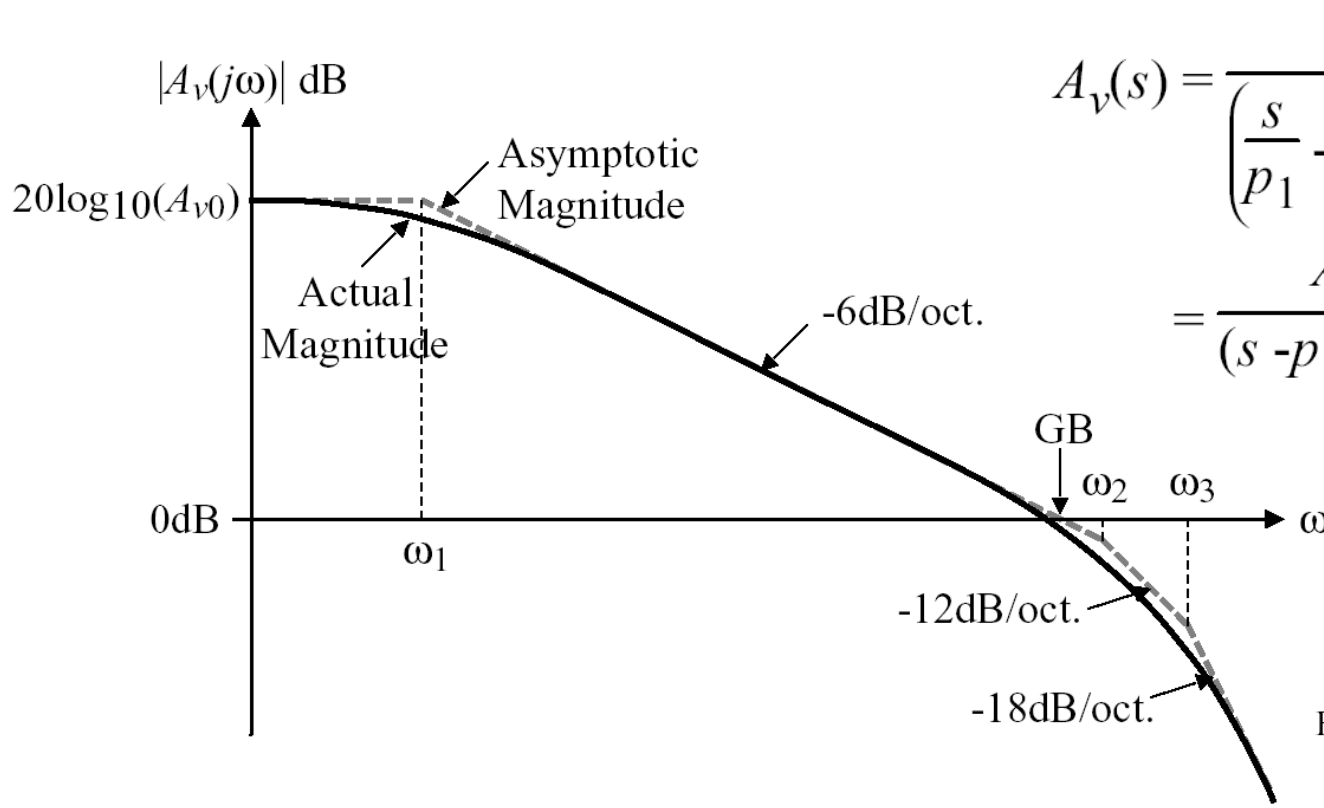
e_n^2 = voltage-noise spectral density (mean-square volts/Hertz)

i_n^2 = current-noise spectral density (mean-square amps/Hertz)

คุณสมบัติของวงจรมายออปแอมป์

- ▶ อัตราขยายสัญญาณรวม และผลต่าง

$$V_{out}(s) = A_v(s)[V_1(s) - V_2(s)] \pm A_c(s) \left(\frac{V_1(s) + V_2(s)}{2} \right)$$



$$A_v(s) = \frac{A_{v0}}{\left(\frac{s}{p_1} - 1\right) \left(\frac{s}{p_2} - 1\right) \left(\frac{s}{p_3} - 1\right) \dots}$$

$$= \frac{A_{v0} p_1 p_2 p_3 \dots}{(s - p_1)(s - p_2)(s - p_3) \dots}$$

คุณสมบัติของวงจรมายาออปปแอมป์

- ▶ อัตราส่วนขจัดแรงดันไฟเลี้ยง (power supply rejection ratio, PSRR)

$$PSRR = \frac{\Delta V_{DD}}{\Delta V_{OUT}} A_v(s) = \frac{V_o/V_{in} (V_{dd} = 0)}{V_o/V_{dd} (V_{in} = 0)}$$

- ▶ ช่วงแรงดันร่วมขาเข้า (input common-mode voltage range)
- ▶ ช่วงเวลาเข้าที่ (settling time)

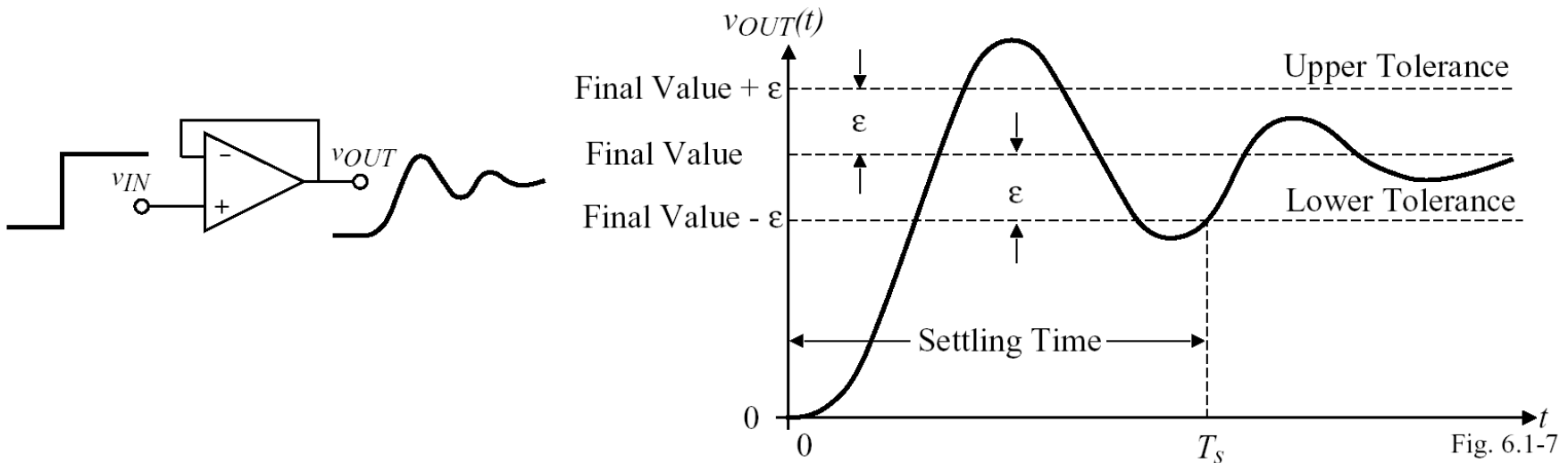
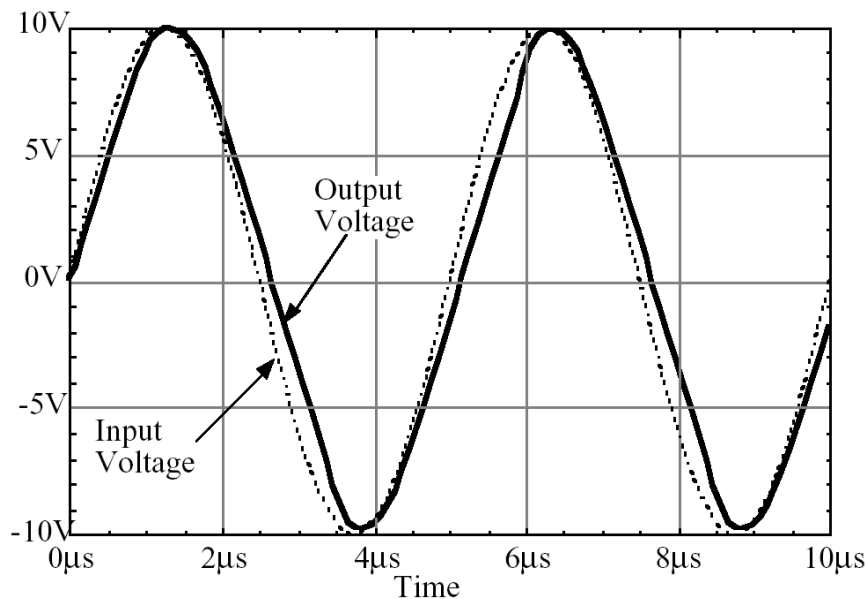


Fig. 6.1-7

คุณสมบัติของวงจรมายาออปปแอมป์

▶ อัตราสลับ

$$\text{Slew rate} = \max\left(\frac{\Delta V_{\text{OUT}}}{\Delta t}\right)$$



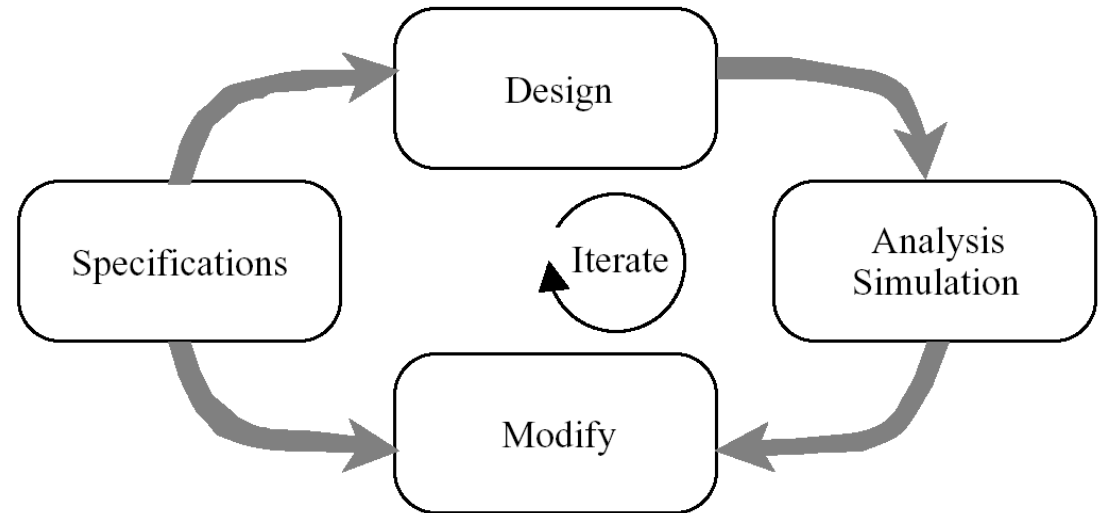
▶ ตัวอย่างคุณสมบัติของออปปแอมป์

Boundary Conditions	Requirement
Process Specification	See Tables 3.1-1 and 3.1-2
Supply Voltage	+5 V ±10%
Supply Current	100 µA
Temperature Range	0 to 70°C
Typical Specifications	
Gain	≥ 80 dB
Gainbandwidth	≥ 10 MHz
Settling Time	≤ 0.1 µsec
Slew Rate	≥ 2 V/µsec
Input CMR	≥ ±2 V
CMRR	≥ 60 dB
PSRR	≥ 60 dB
Output Swing	≥ 2 VP-P
Output Resistance	Capacitive load only
Offset	≤ ±5 mV
Noise	≤ 50nV/√Hz at 1KHz
Layout Area	≤ 10,000 square µm

วิธีการออกแบบออปแอมป์

▶ ข้อกำหนด

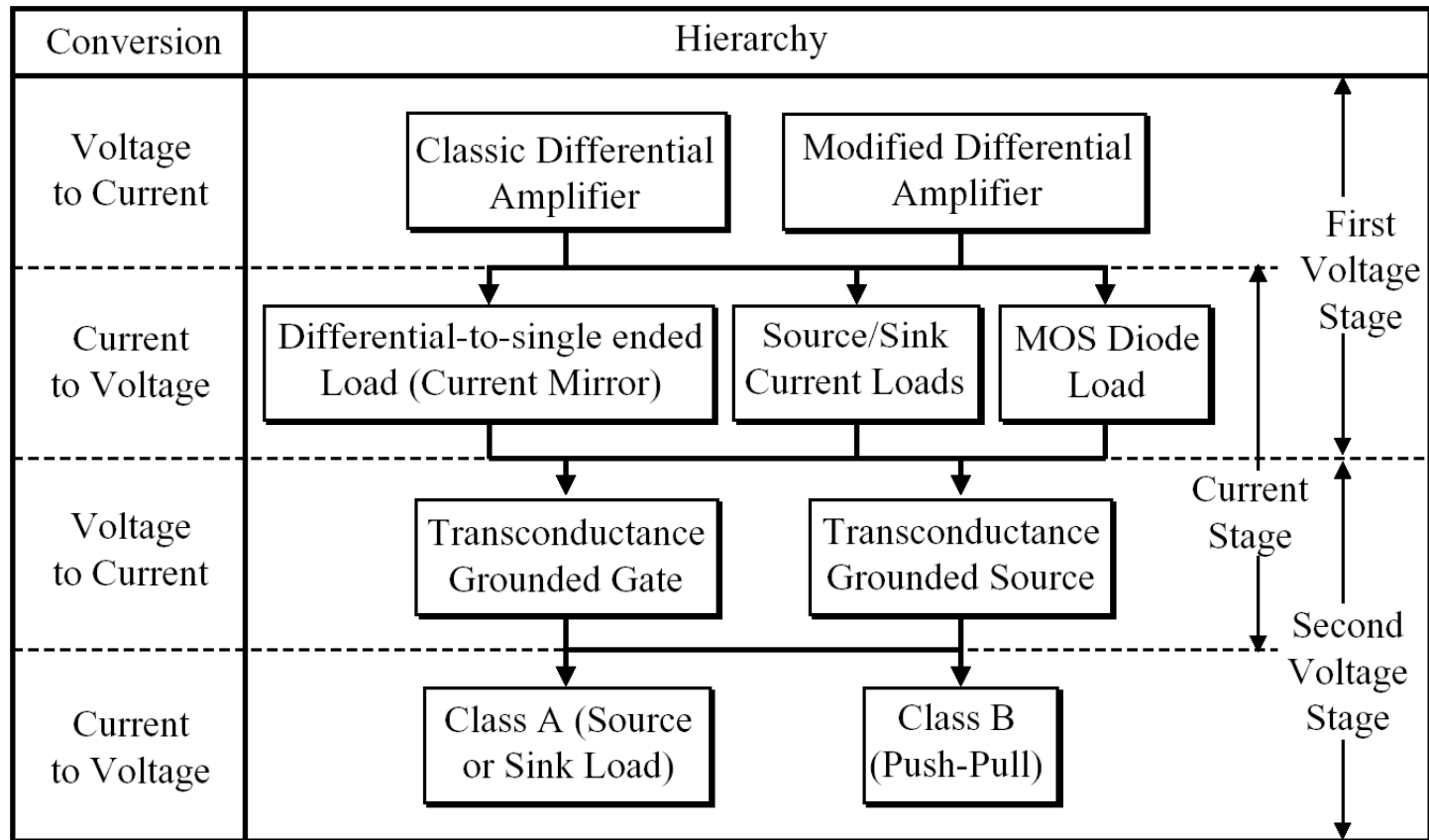
- ▶ อัตราขยาย
- ▶ การแกว่งของสัญญาณออก
- ▶ ช่วงเวลาเข้าที่
- ▶ การกินกำลังงาน
- ▶ แรงดันแหล่งจ่าย
- ▶ พื้นที่ซิลิคอน
- ▶ แบนด์วิดท์
- ▶ PSRR
- ▶ CMRR
- ▶ สัญญาณรบกวน
- ▶ ช่วงแรงดันเข้าร่วม



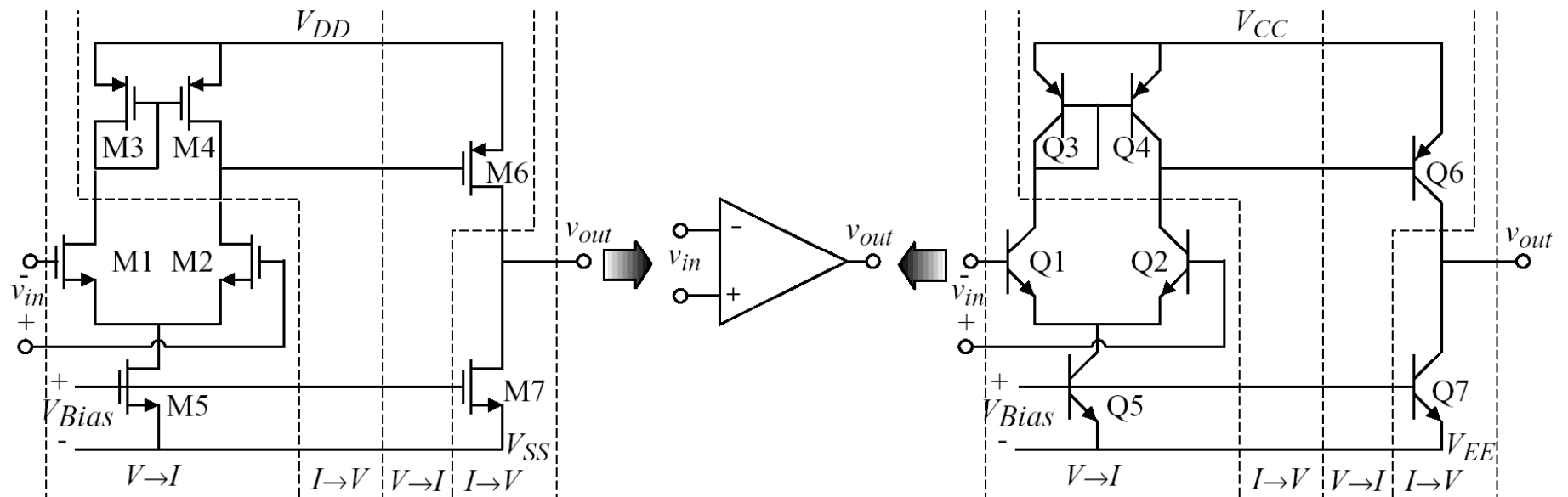
▶ วิธีการออกแบบออปแอมป์

- ▶ ออกแบบสถาปัตยกรรม
- ▶ ออกแบบส่วนประกอบวงจร

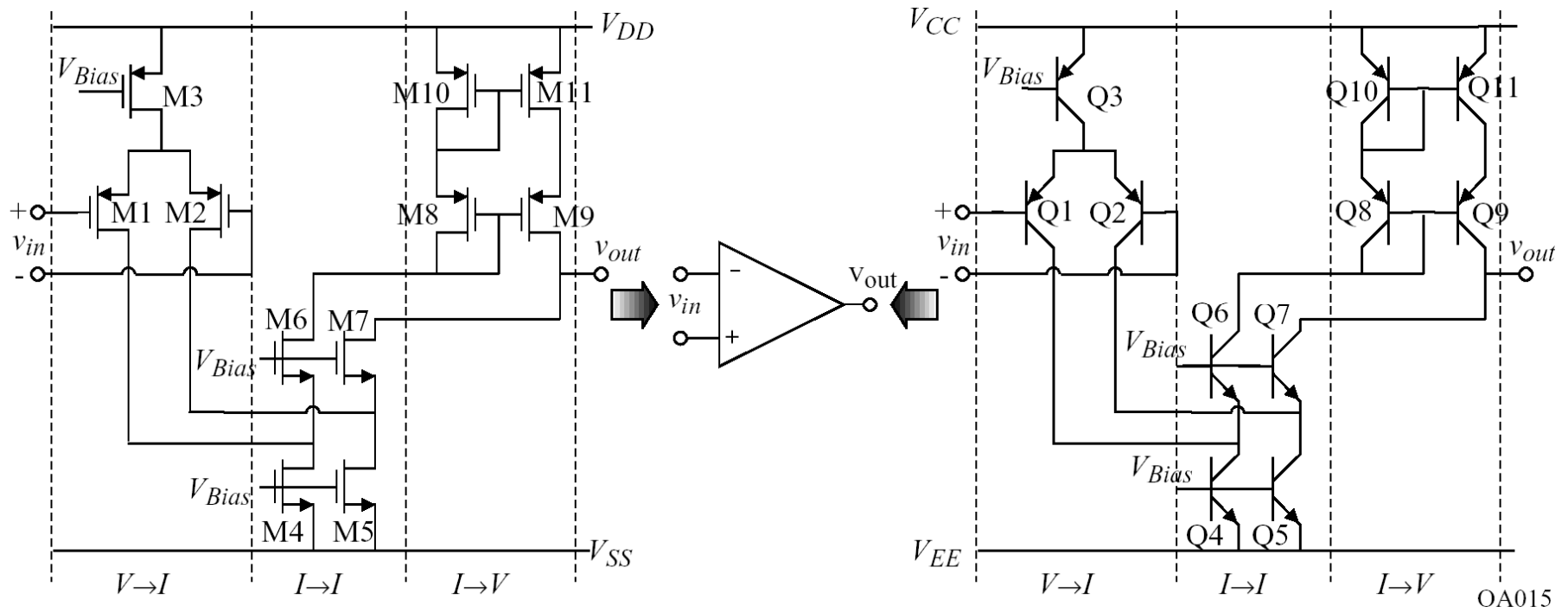
โครงสร้างของออปแอมป์



โครงสร้างของออปแอมป์สองภาค

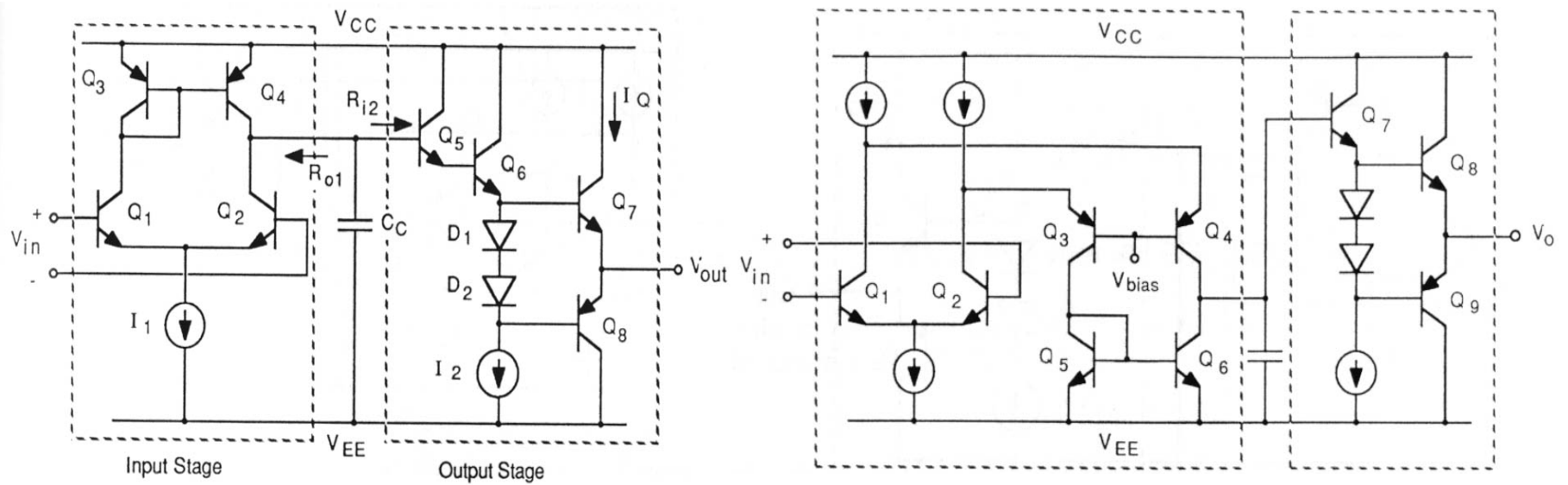
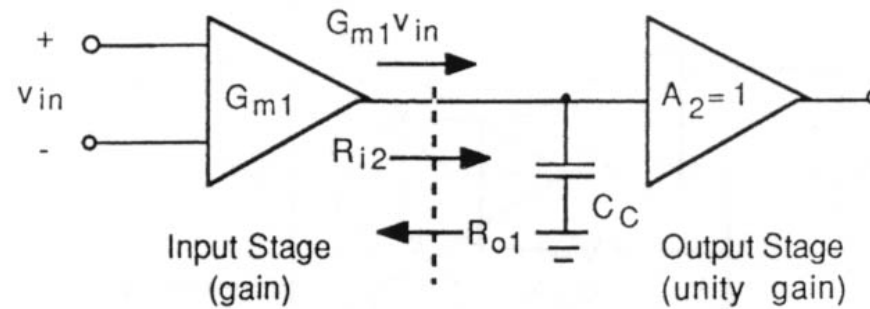


โครงสร้างของออปแอมป์คาสโคดพับ



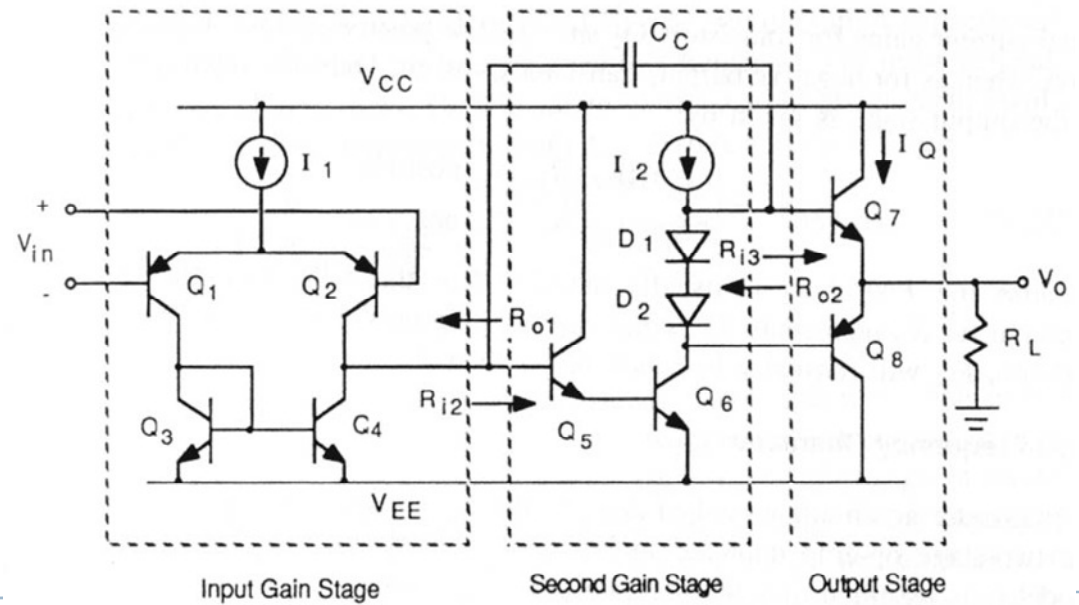
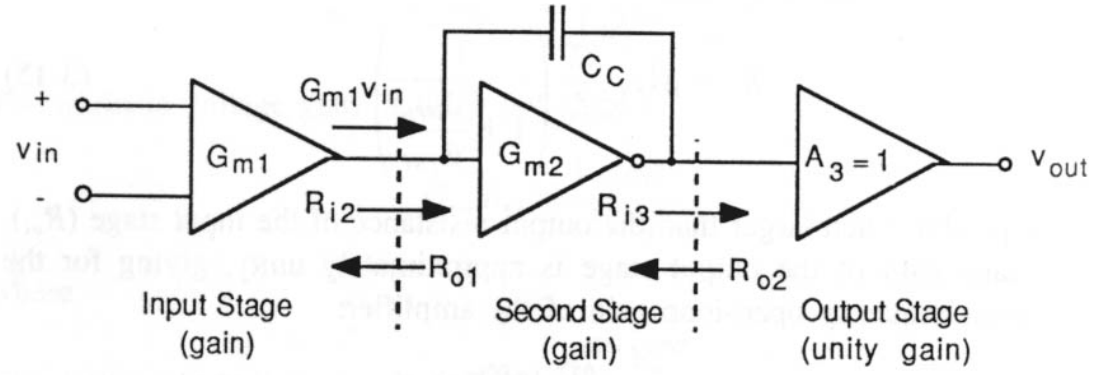
ออปแอมป์หนึ่งภาค

- ▶ มีภาคขยายหนึ่งภาค

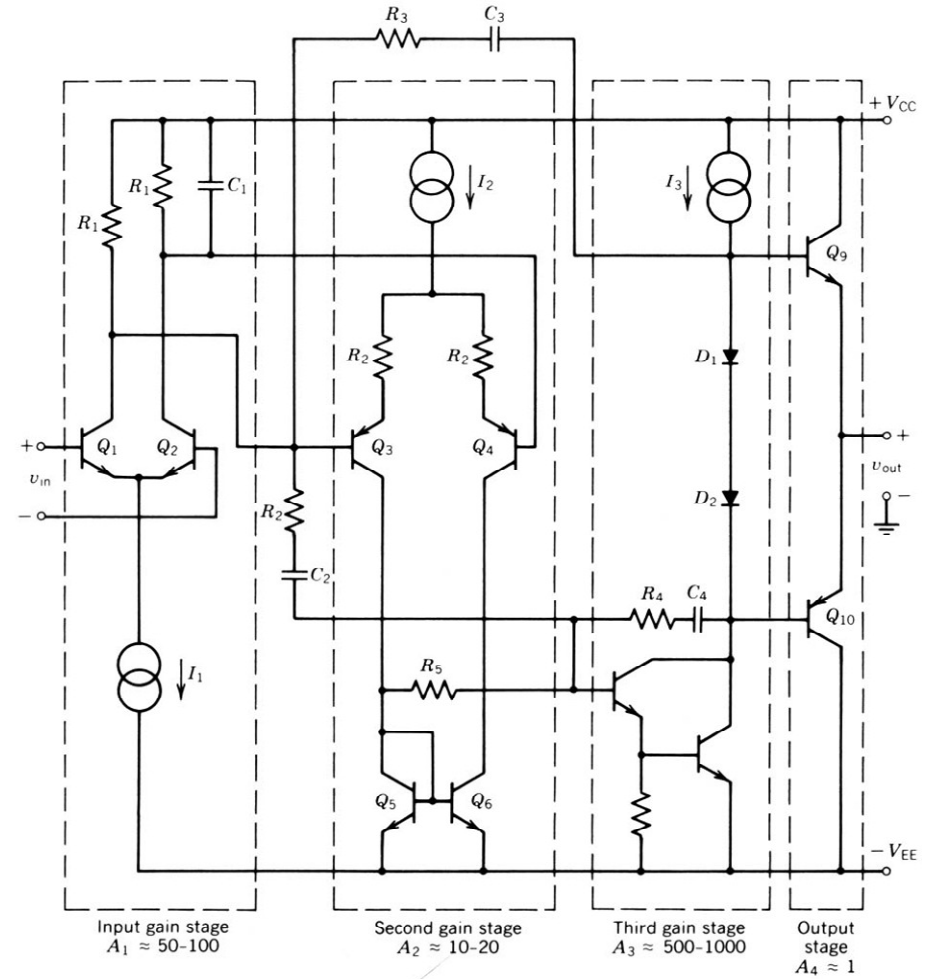
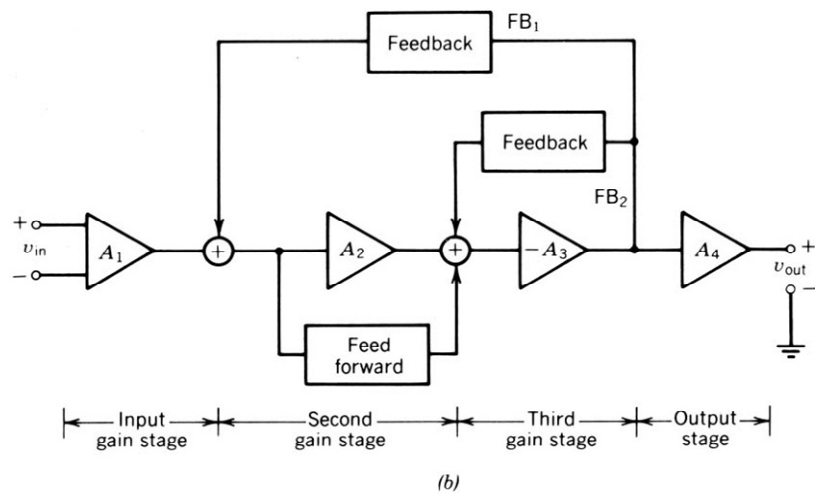
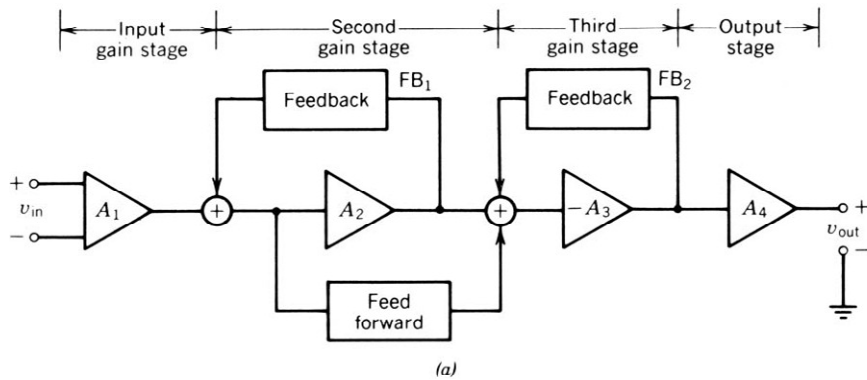


ออปแอมป์สองภาค

▶ มีสองภาคขยาย



ออปแอมป์สามภาค



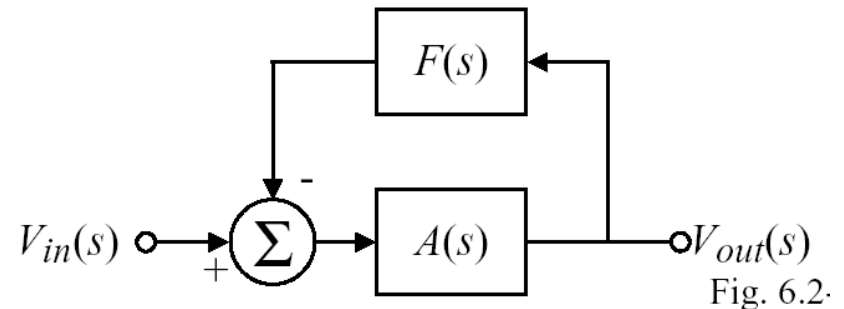
การชดเชยเพื่อเสถียรภาพของออปแอมป์

- ▶ เพื่อรักษาเสถียรภาพของออปแอมป์เมื่อใช้ภายใต้การป้อนกลับแบบลบ
- ▶ เสถียรภาพของระบบป้อนกลับแบบลบ

- ▶ อัตราขยายลูป $L(s) = -A(s)F(s)$

- ▶ อัตราขยายลูปปิด $\frac{V_{out}(s)}{V_{in}(s)} = \frac{A(s)}{1+A(s)F(s)}$

- ▶ เพื่อความเป็นเสถียรภาพ



โดย $|A(j\omega_{0^\circ})F(j\omega_{0^\circ})| = |L(j\omega_{0^\circ})| < 1$

หรือ $\text{Arg}[-A(j\omega_{0^\circ})F(j\omega_{0^\circ})] = \text{Arg}[L(j\omega_{0^\circ})] = 0^\circ$

เมื่อ $\text{Arg}[-A(j\omega_{0\text{dB}})F(j\omega_{0\text{dB}})] = \text{Arg}[L(j\omega_{0\text{dB}})] > 0^\circ$

... ‘เงื่อนไข **Barkhausen**’

$$|A(j\omega_{0\text{dB}})F(j\omega_{0\text{dB}})| = |L(j\omega_{0\text{dB}})| = 1$$

เงื่อนไขเสถียรภาพจากการตอบสนองทางความถี่

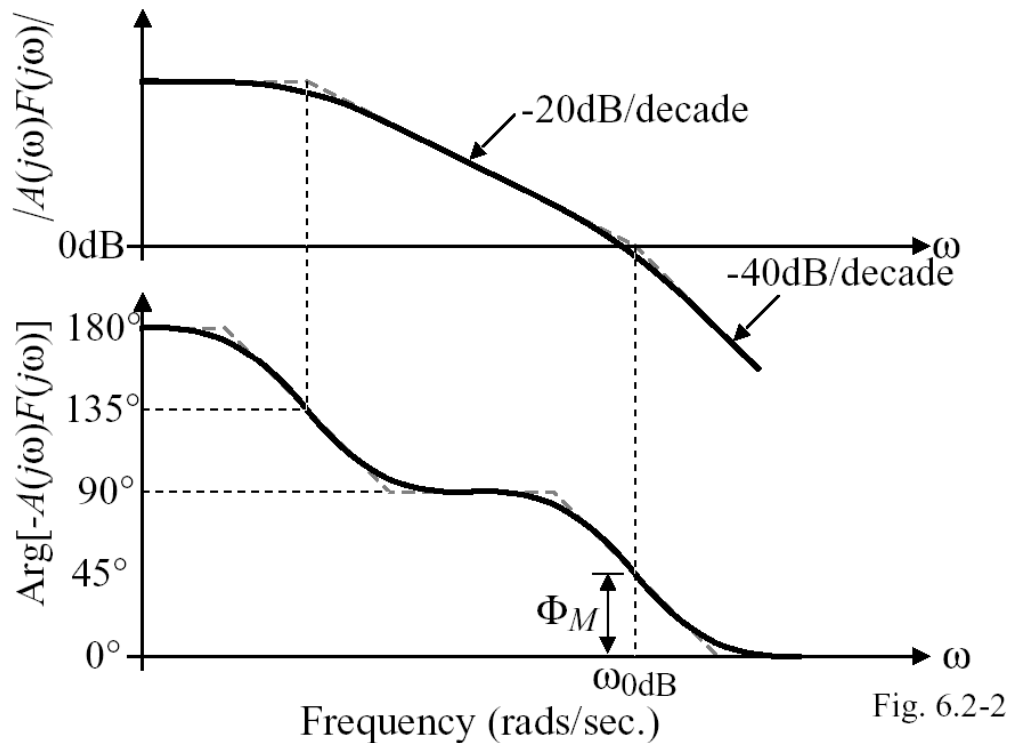


Fig. 6.2-2

- ▶ การวัดเสถียรภาพสามารถทำได้โดยการวาดการตอบสนองทางความถี่ของอัตราขยายภายในลูป (loop gain) โดยวัดค่าของเฟส ณ ความถี่ที่มีอัตราขยายเท่ากับ 1 หรือ 0 dB,

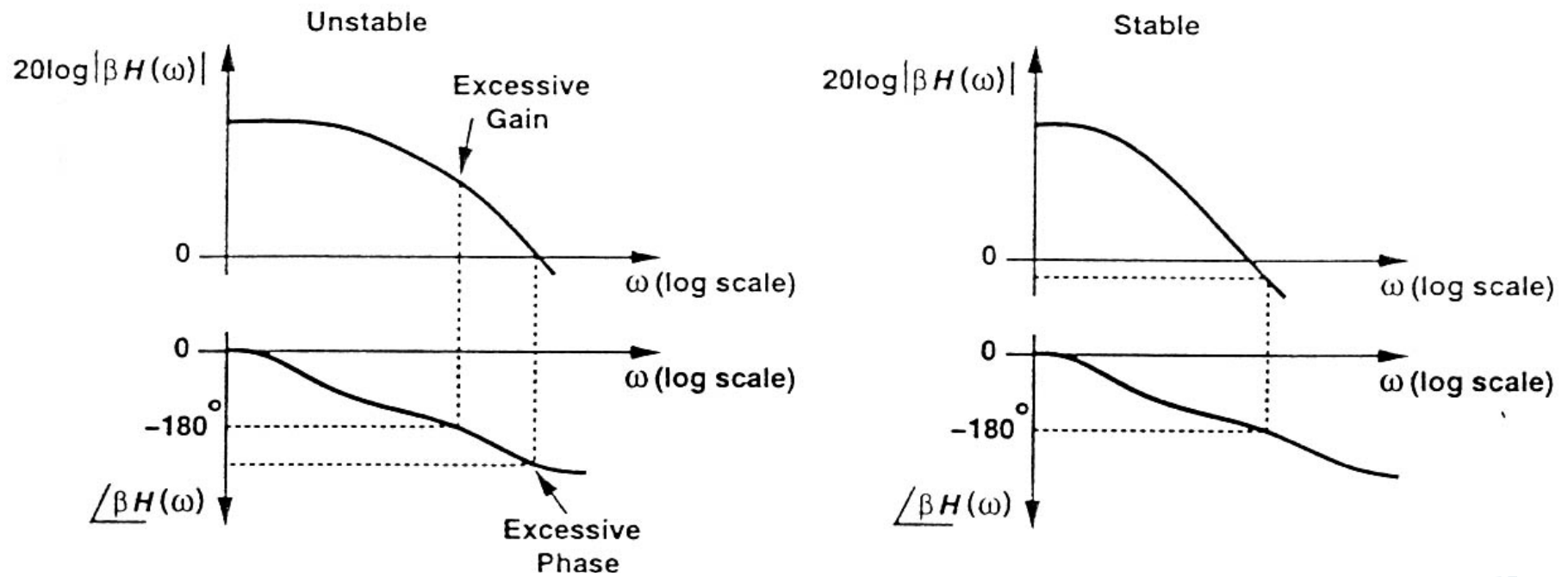
$$|A(j\omega)F(j\omega)| = 1$$

- ▶ ค่าของเฟสนี้เรียกกันว่า ‘ส่วนเฟื่อของเฟส’ (phase margin)

$$\text{Phase margin} = \Phi_M = \text{Arg}[-A(j\omega_{0\text{dB}})F(j\omega_{0\text{dB}})] = \text{Arg}[L(j\omega_{0\text{dB}})]$$

เสถียรภาพ กับ อัตราขยายของการป้อนกลับ

- ▶ เสถียรภาพขึ้นกับอัตราขยายของการป้อนกลับ (f หรือ β)
- ▶ ระบบการป้อนกลับจะมีเสถียรภาพแย่ที่สุด (**Worst case stability**) เมื่อมีอัตราขยายของการป้อนกลับสูงสุด คือ $\beta = 1$ หรือที่เรียกว่า **unity - gain feedback!**



ออปแอมป์ที่มีหนึ่งโพล

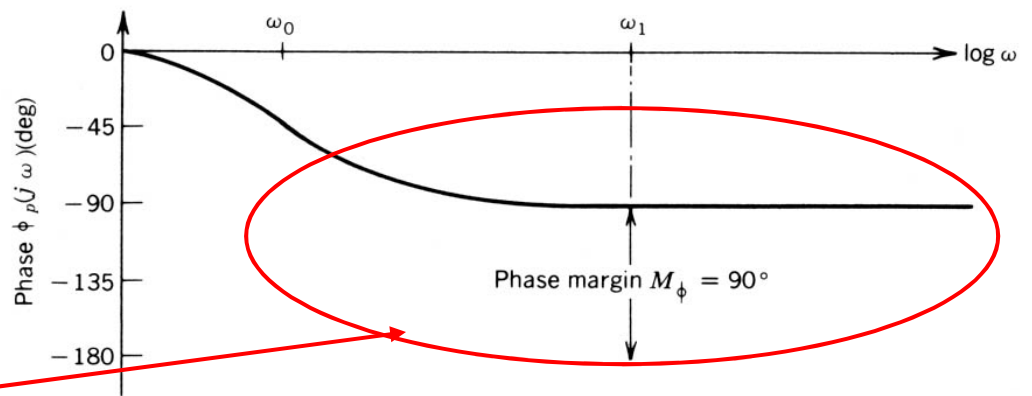
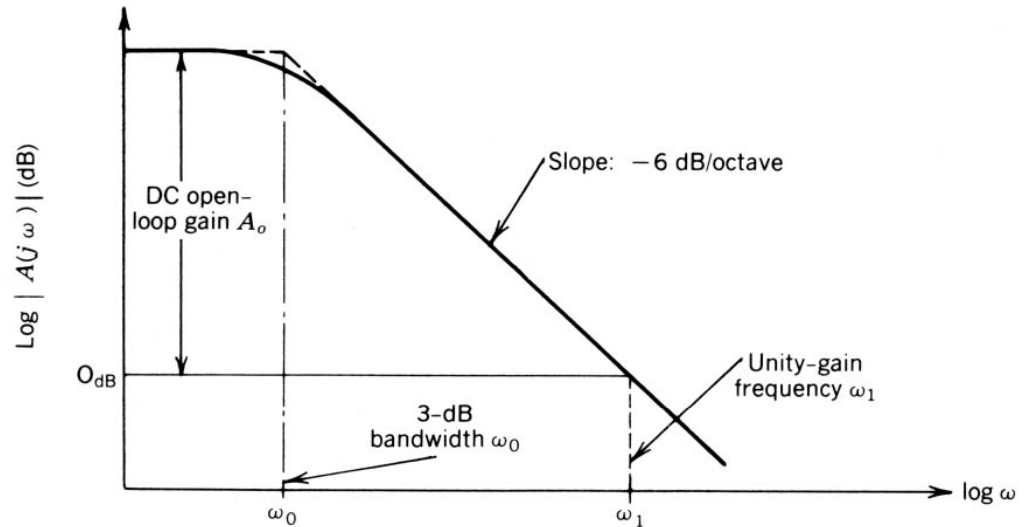
- ▶ อัตราขยายวงรอบเปิด

$$H(s) = \frac{A_o}{1 + s / \omega_o}$$

- ▶ อัตราขยายวงรอบปิด

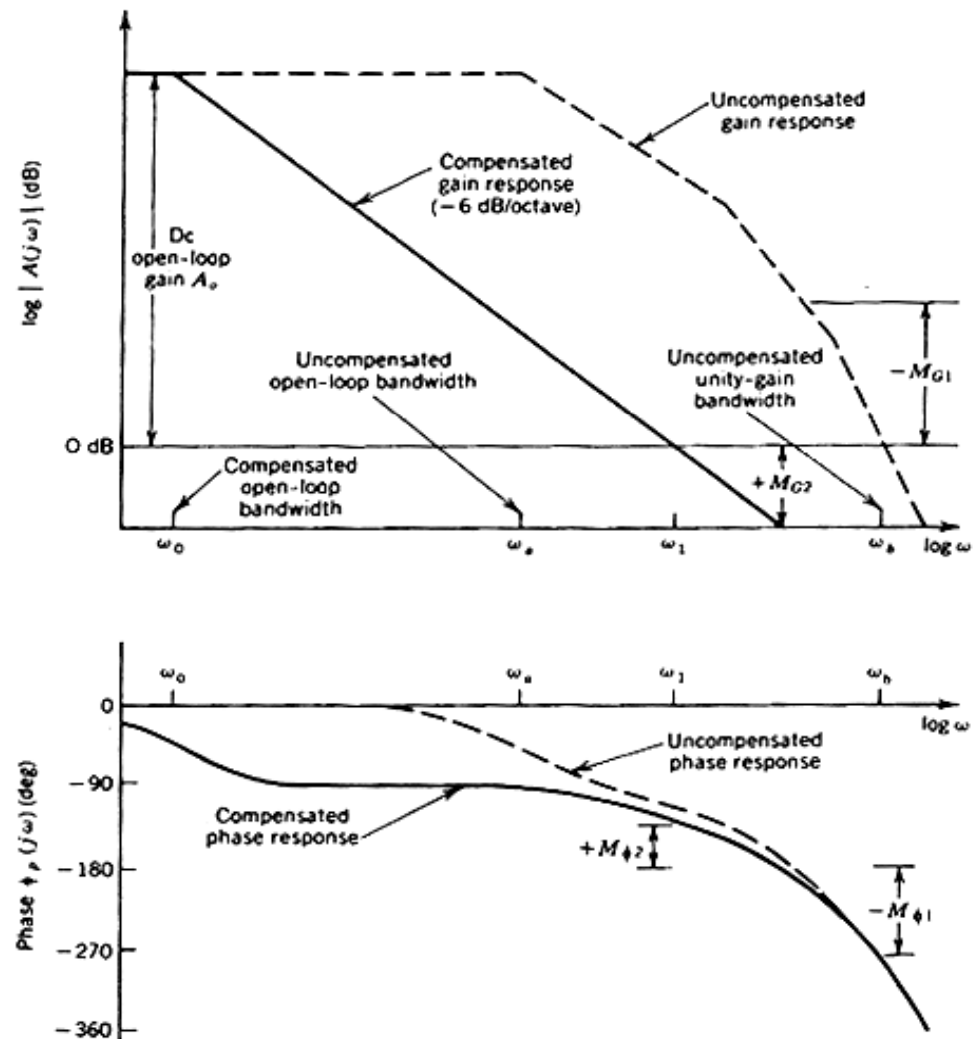
$$\therefore \frac{y}{x}(s) = \frac{A_o}{1 + \frac{s}{\omega_o(1 + \beta A_o)}}$$

ออปแอมป์ที่มีเพียงหนึ่งโพลจะมีเสถียรภาพเสมอ

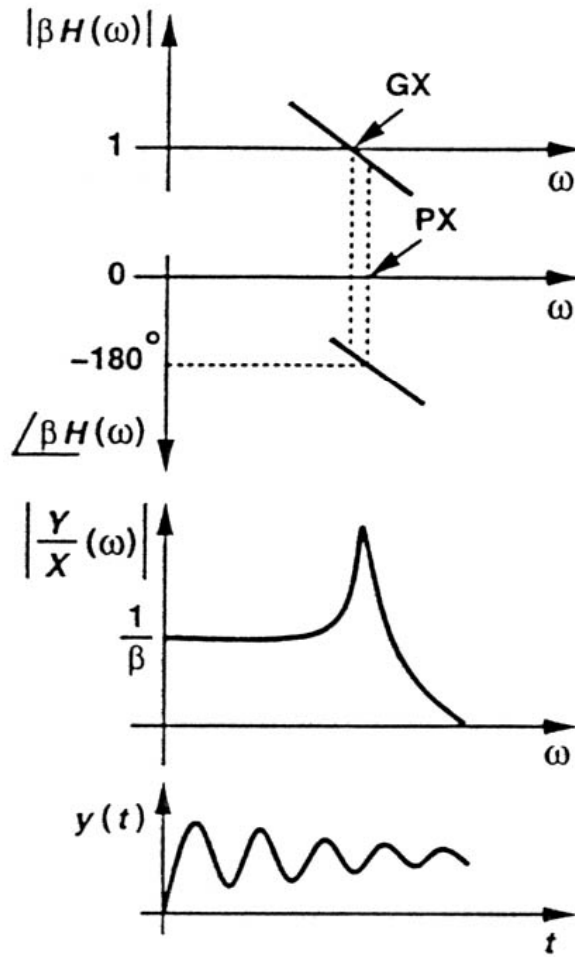


ออปแอมป์ที่มีโพลมากกว่าหนึ่ง

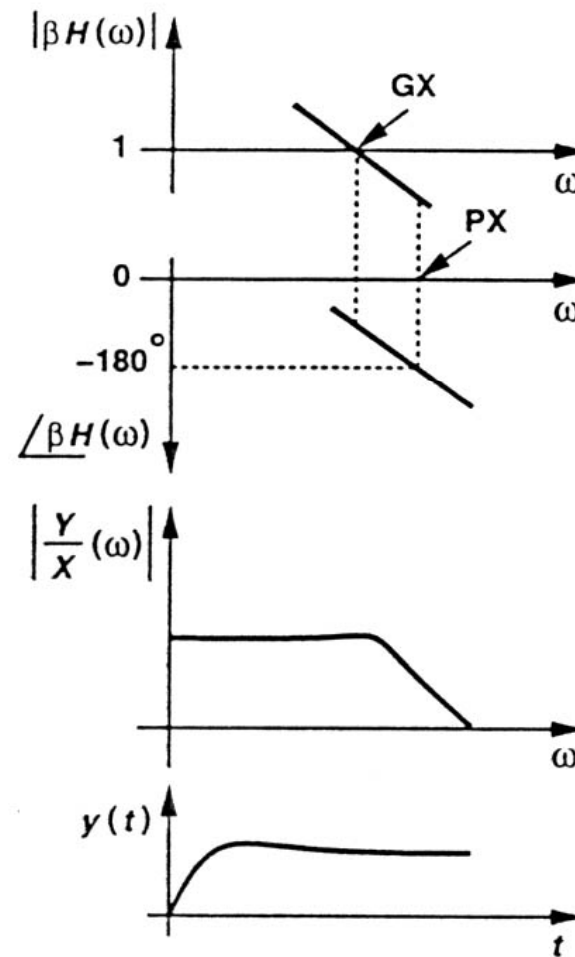
- ▶ เนื่องจากมีโพลมากกว่าหนึ่งโพล จึงมีการเลื่อนของเฟสเกิน 180° ได้ ทำให้วงจรรอาจไม่มีเสถียรภาพ เมื่อมีการป้อนกลับ



ส่วนเฟื่อของเฟส (phase margin) ควรมีค่าเท่าใด ?



(a)

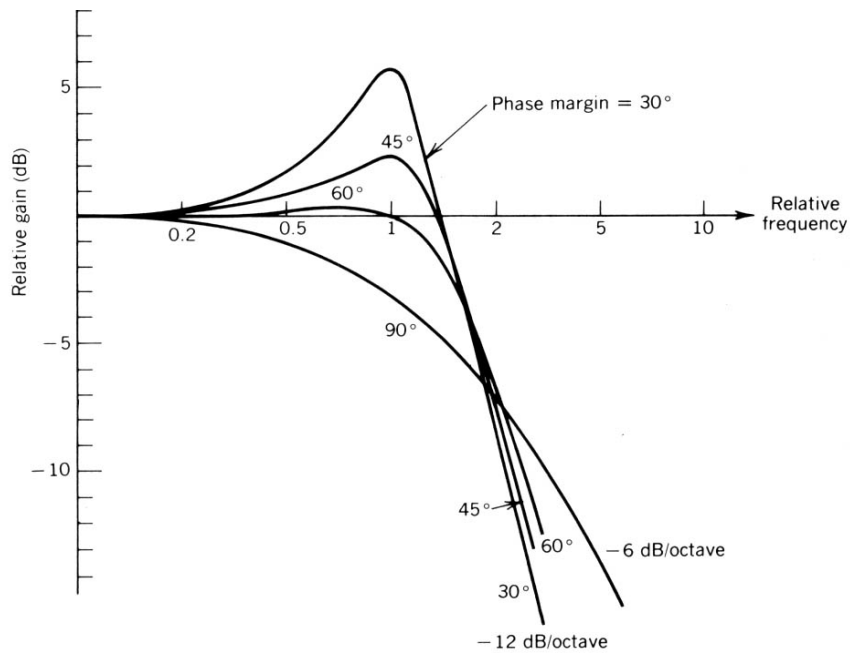


(b)

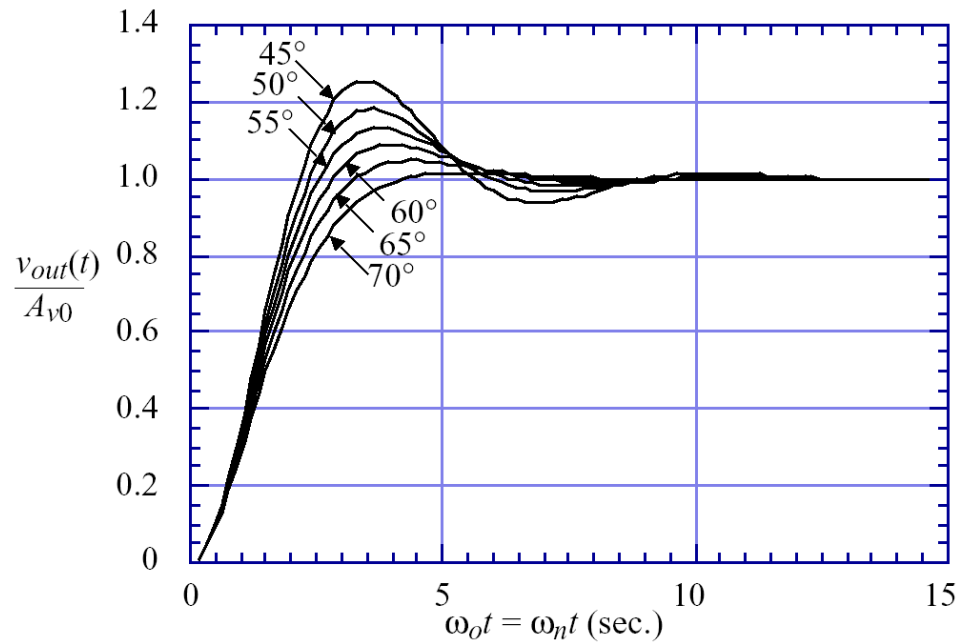


ส่วนเฟื่อของเฟส กับ การตอบสนองทางเวลา

▶ การตอบสนองทางขนาด

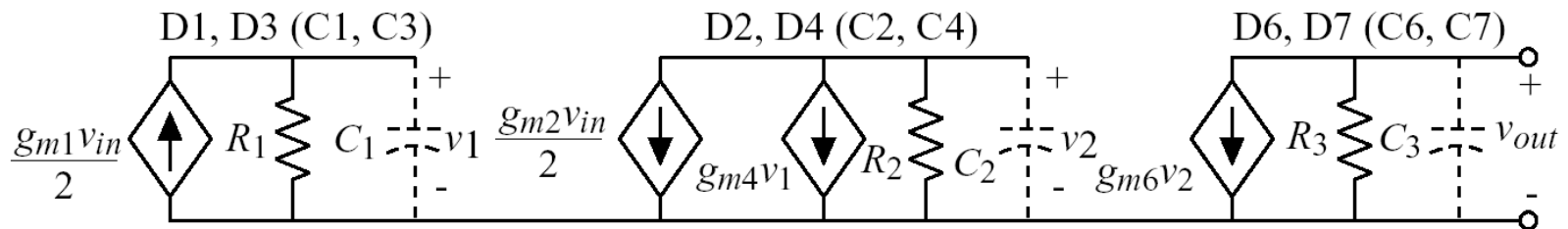
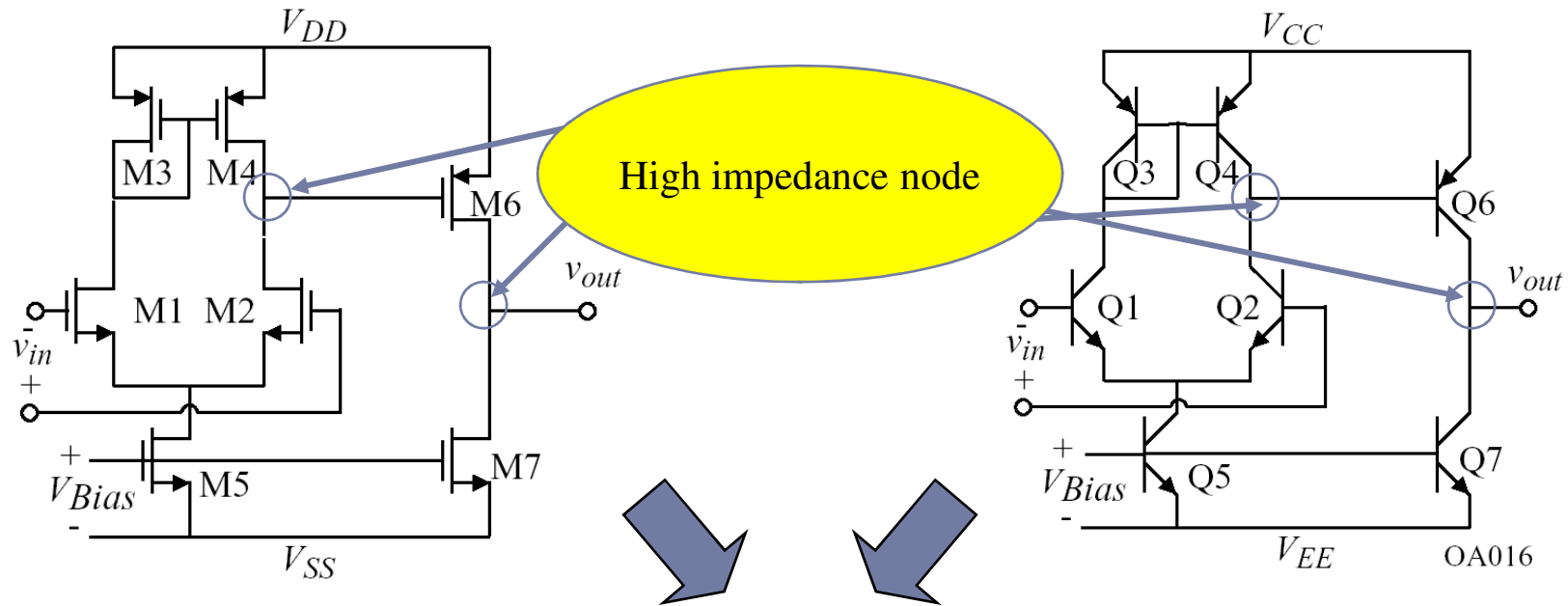


▶ การตอบสนองต่อฟังก์ชันขั้นบันได



45° และ ดีที่สุดคือ 60° หรือมากกว่า

ออกแบบบีสองภาคที่ยังไม่มีการชดเชยเพื่อเสถียรภาพ



ออกแบบบีสองภาคที่ยังไม่มีการชดเชยเพื่อเสถียรภาพ

For the MOS two-stage op amp:

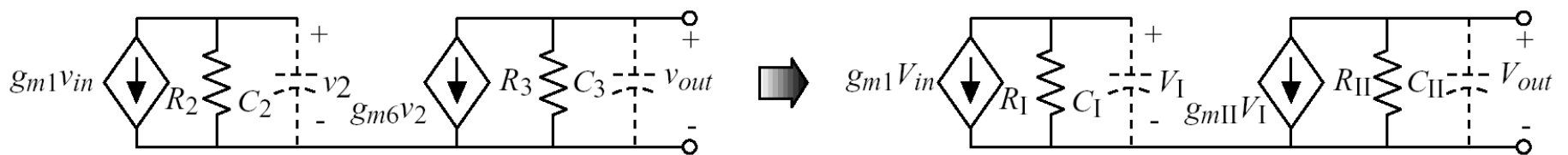
$$R_1 \approx \frac{1}{g_{m3}} \parallel r_{ds3} \parallel r_{ds1} \approx \frac{1}{g_{m3}} \quad R_2 = r_{ds2} \parallel r_{ds4} \quad \text{and} \quad R_3 = r_{ds6} \parallel r_{ds7}$$

$$C_1 = C_{gs3} + C_{gs4} + C_{bd1} + C_{bd3} \quad C_2 = C_{gs6} + C_{bd2} + C_{bd4} \quad \text{and} \quad C_3 = C_L + C_{bd6} + C_{bd7}$$

For the BJT two-stage op amp:

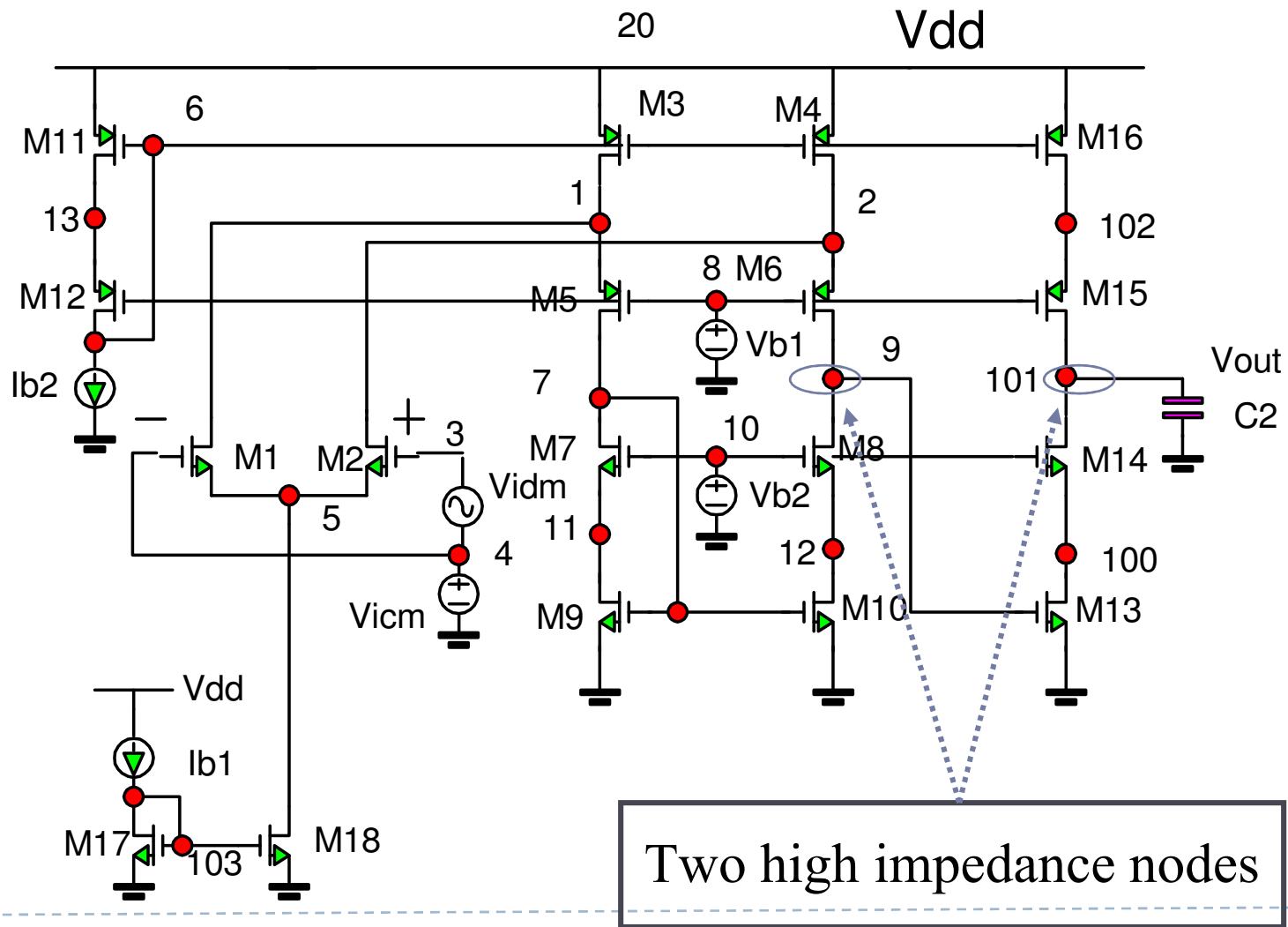
$$R_1 = \frac{1}{g_{m3}} \parallel r_{\pi3} \parallel r_{\pi4} \parallel r_{o3} \approx \frac{1}{g_{m3}} \quad R_2 = r_{\pi6} \parallel r_{o2} \parallel r_{o4} \approx r_{\pi6} \quad \text{and} \quad R_3 = r_{o6} \parallel r_{o7}$$

$$C_1 = C_{\pi3} + C_{\pi4} + C_{cs1} + C_{cs3} \quad C_2 = C_{\pi6} + C_{cs2} + C_{cs4} \quad \text{and} \quad C_3 = C_L + C_{cs6} + C_{cs7}$$

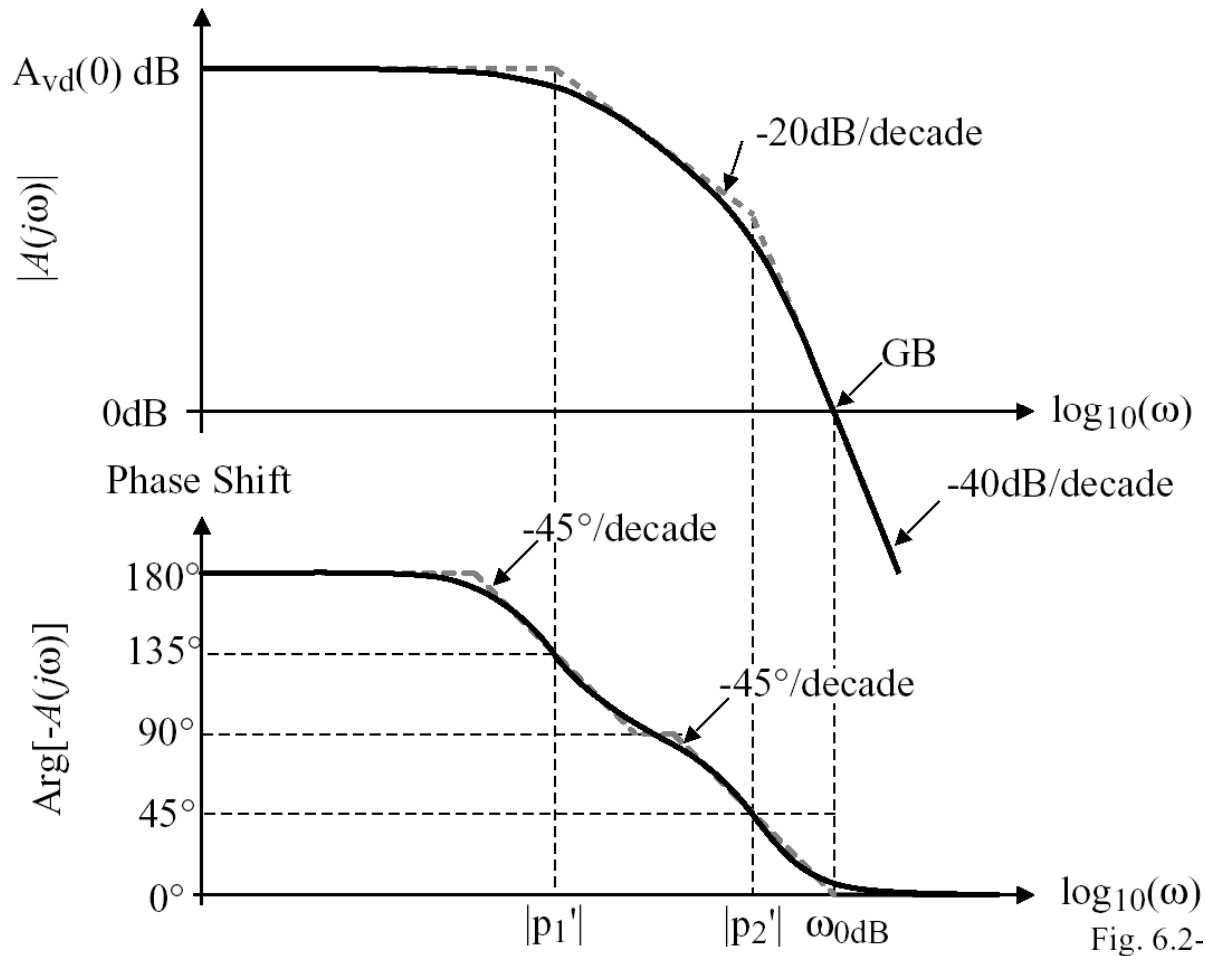


▶ โพลทั้งสองอยู่ที่ $p'_1 = \frac{-1}{R_I C_I}$ and $p'_2 = \frac{-1}{R_{II} C_{II}}$

ออกแบบบีสองภาคที่มีการคาสโคดแบบพับ

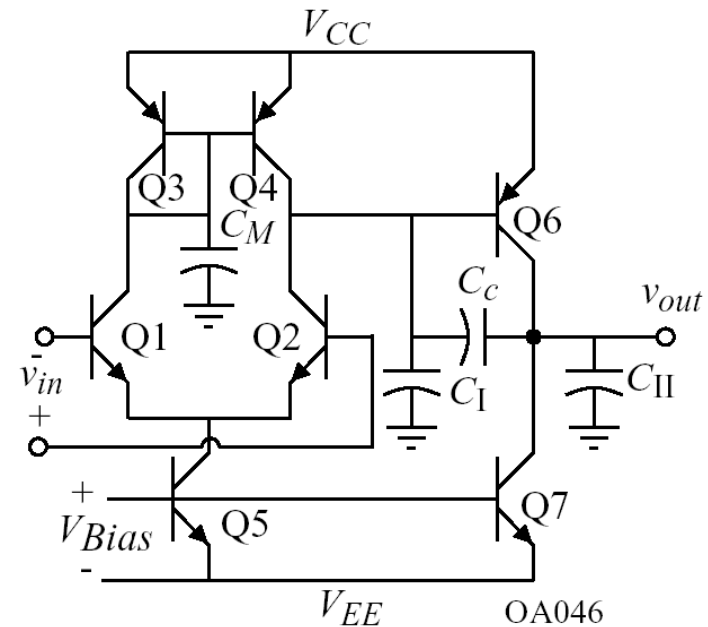
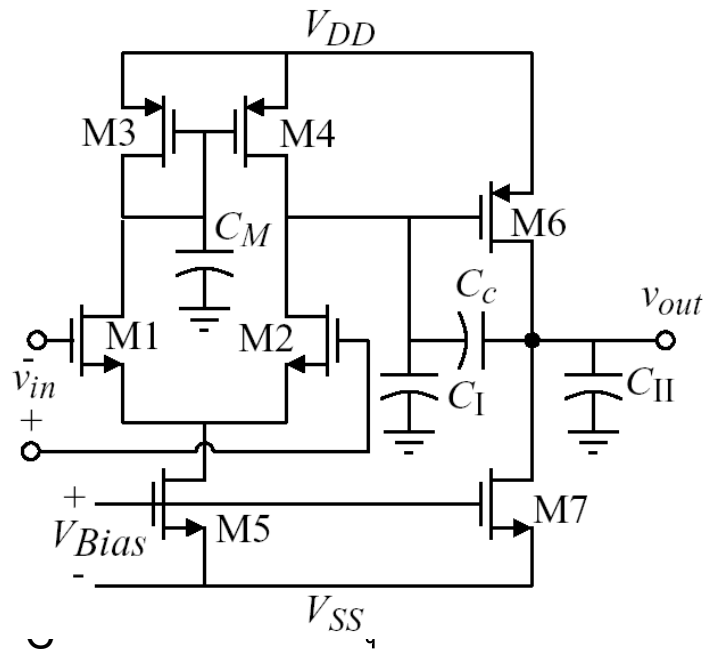


การตอบสนองความถี่ของออปแอมป์สองภาค



- ▶ สมมติให้อัตราขยายการป้อนกลับ, $f = 1$ ซึ่งคือสถานะที่ออปแอมป์มีเสถียรภาพแย่งที่สุด (worst case stability analysis)
- ▶ อัตราขยายวงรอบเปิด (open loop gain) และอัตราขยายวงรอบ (loop gain) มีการตอบสนองความถี่เหมือนกัน
- ▶ ส่วนเผื่อของเฟส น้อยกว่า 45° มาก ทำให้ต้องมีการชดเชย เพื่อเสถียรภาพ

ออปแอมป์สองภาคที่มีการชดเชยความถี่แบบ Miller



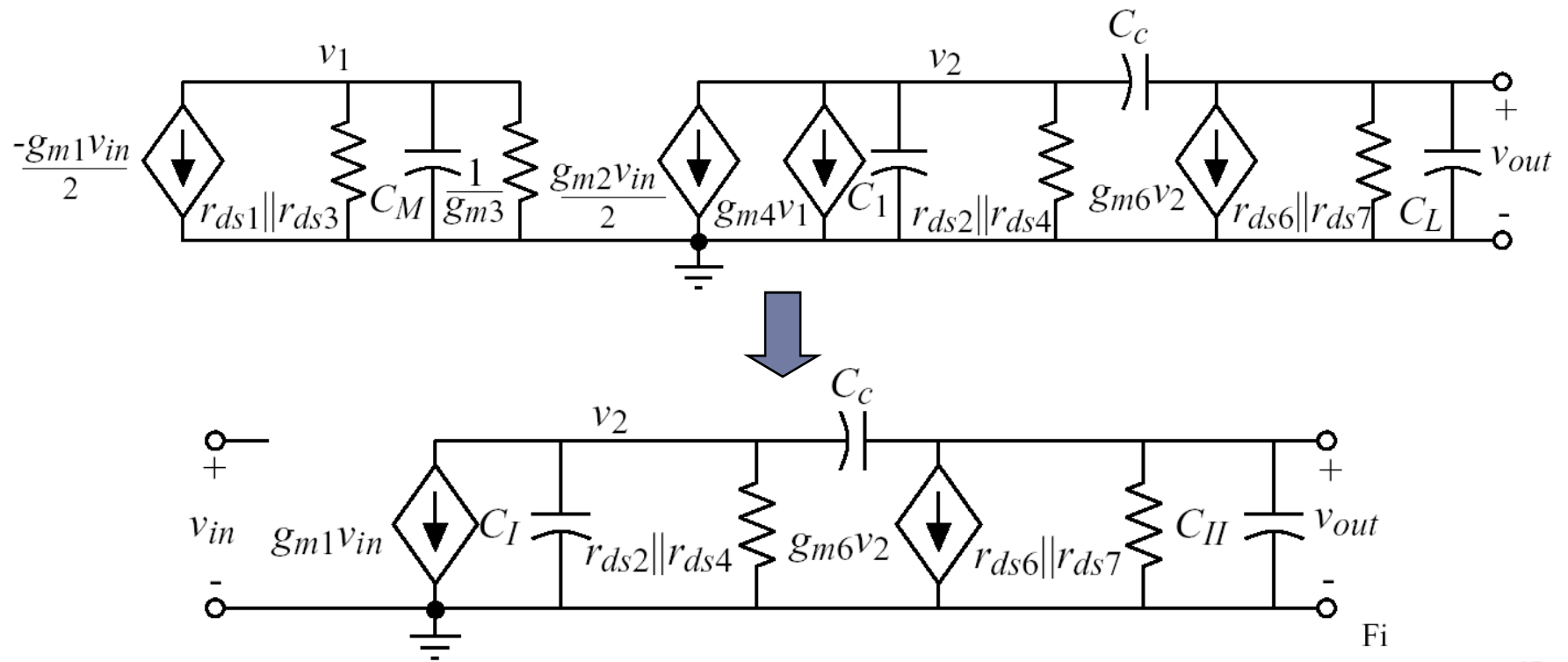
- ▶ ()
- ▶ C_M = ตัวเก็บประจุแฝงที่เกิดจากส่วนวงจรสะท้อน
- ▶ C_I = ตัวเก็บประจุที่ภาคออกของภาคขยายแรก
- ▶ C_{II} = ตัวเก็บประจุที่ภาคออกของภาคขยายที่สอง

แบบจำลองสัญญาณขนาดเล็กของออปแอมป์

▶ ออปแอมป์ซีมอส

▶ สมมติให้

$$g_{m3} \gg g_{ds3} + g_{ds1} \quad \text{และ} \quad \frac{g_{m3}}{C_M} \gg GB$$



การตอบสนองทางความถี่ของออปแอมป์ที่มีการชดเชยแบบมิลเลอร์

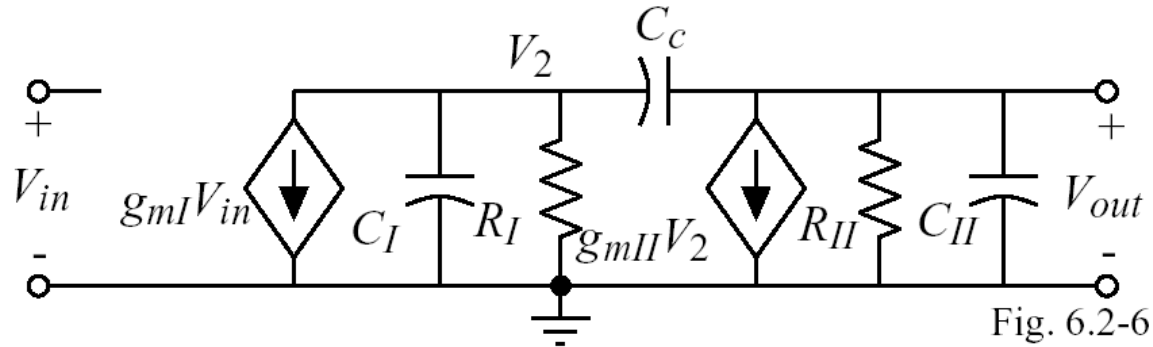


Fig. 6.2-6

▶ โดยที่ $g_{mI} = g_{m1} = g_{m2}$, $R_I = r_{ds2} \parallel r_{ds4}$, $C_I = C_1$

และ $g_{mII} = g_{m6}$, $R_{II} = r_{ds6} \parallel r_{ds7}$, $C_{II} = C_2 = C_L$

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{g_{mI}(g_{mII} - sC_c)}{G_I G_{II} + s [G_{II}(C_I + C_{II}) + G_I(C_{II} + C_c) + g_{mII}C_c] + s^2 [C_I C_{II} + C_c C_I + C_c C_{II}]}$$

$$= \frac{A_o [1 - s (C_c / g_{mII})]}{1 + s [R_I(C_I + C_{II}) + R_{II}(C_2 + C_c) + g_{mII}R_I R_{II}C_c] + s^2 [R_I R_{II}(C_I C_{II} + C_c C_I + C_c C_{II})]}$$

▶ โดยที่

$$A_o = g_{mI} g_{mII} R_I R_{II}$$

การตอบสนองทางความถี่ของออปแอมป์ที่มีการชดเชยแบบมิลเลอร์

► โดยที่

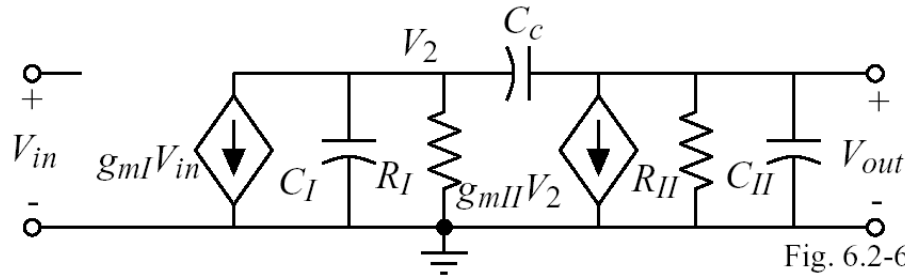


Fig. 6.2-6

และ $g_{mI} = g_{m1} = g_{m2}, R_I = r_{ds2} || r_{ds4}, C_I = C_1$

$g_{mII} = g_{m6}, R_{II} = r_{ds6} || r_{ds7}, C_{II} = C_2 = C_L$

$$D(s) = \left(1 - \frac{s}{p_1}\right) \left(1 - \frac{s}{p_2}\right) = 1 - s \left(\frac{1}{p_1} + \frac{1}{p_2}\right) + \frac{s^2}{p_1 p_2} \Rightarrow D(s) \approx 1 - \frac{s}{p_1} + \frac{s^2}{p_1 p_2} \text{ ถ้า } |p_2| \gg |p_1|$$

► ดังนั้น

$$p_1 = \frac{-1}{R_I(C_I + C_{II}) + R_{II}(C_{II} + C_c) + g_{mII}R_I R_{II}C_c} \approx \frac{-1}{g_{mII}R_I R_{II}C_c}$$

$$p_2 = \frac{-[R_I(C_I + C_{II}) + R_{II}(C_{II} + C_c) + g_{mII}R_I R_{II}C_c]}{R_I R_{II}(C_I C_{II} + C_c C_I + C_c C_{II})} \approx \frac{-g_{mII}C_c}{C_I C_{II} + C_c C_I + C_c C_{II}} \approx \frac{-g_{mII}}{C_{II}}$$

$$z = \frac{g_{mII}}{C_c}$$

โดยสมมติให้

$$C_{II} > C_c > C_I$$

ผลของการชดเชยแบบมิลเลอร์ในออปแอมป์สองภาค

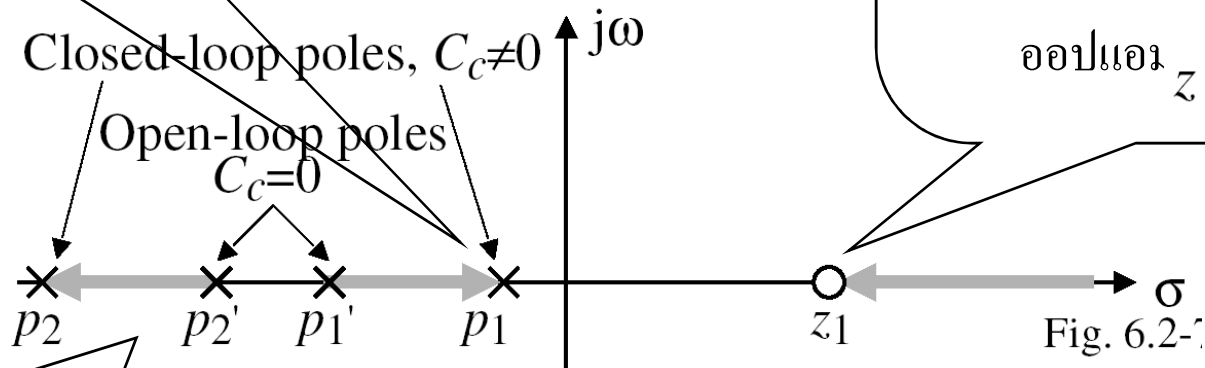
■ เลื่อนโพลเด่นไปที่ความถี่

ต่ำ

$$p_1 \approx \frac{-1}{g_{mII} R_I R_{II} C_c} = \frac{-(g_{ds2} + g_{ds4})(g_{ds6} + g_{ds7})}{g_{m6} C_c}$$

■ ซีโรทางขวา

- ทำให้อัตราขยายลูบเพิ่มขึ้น และการเลื่อนเฟสมีค่าเป็นลบมากขึ้น ส่งผลร้ายต่อเสถียรภาพของออปแอมป์ $z = \frac{g_{mII}}{C_c}$



■ เลื่อนโพลที่สองไปที่

ความถี่สูง

$$p_2 \approx \frac{-g_{mII}}{C_{II}} \approx \frac{-g_{m6}}{C_L}$$

การตอบสนองทางความถี่ของออปแอมป์ที่มีการชดเชยแบบมิลเลอร์

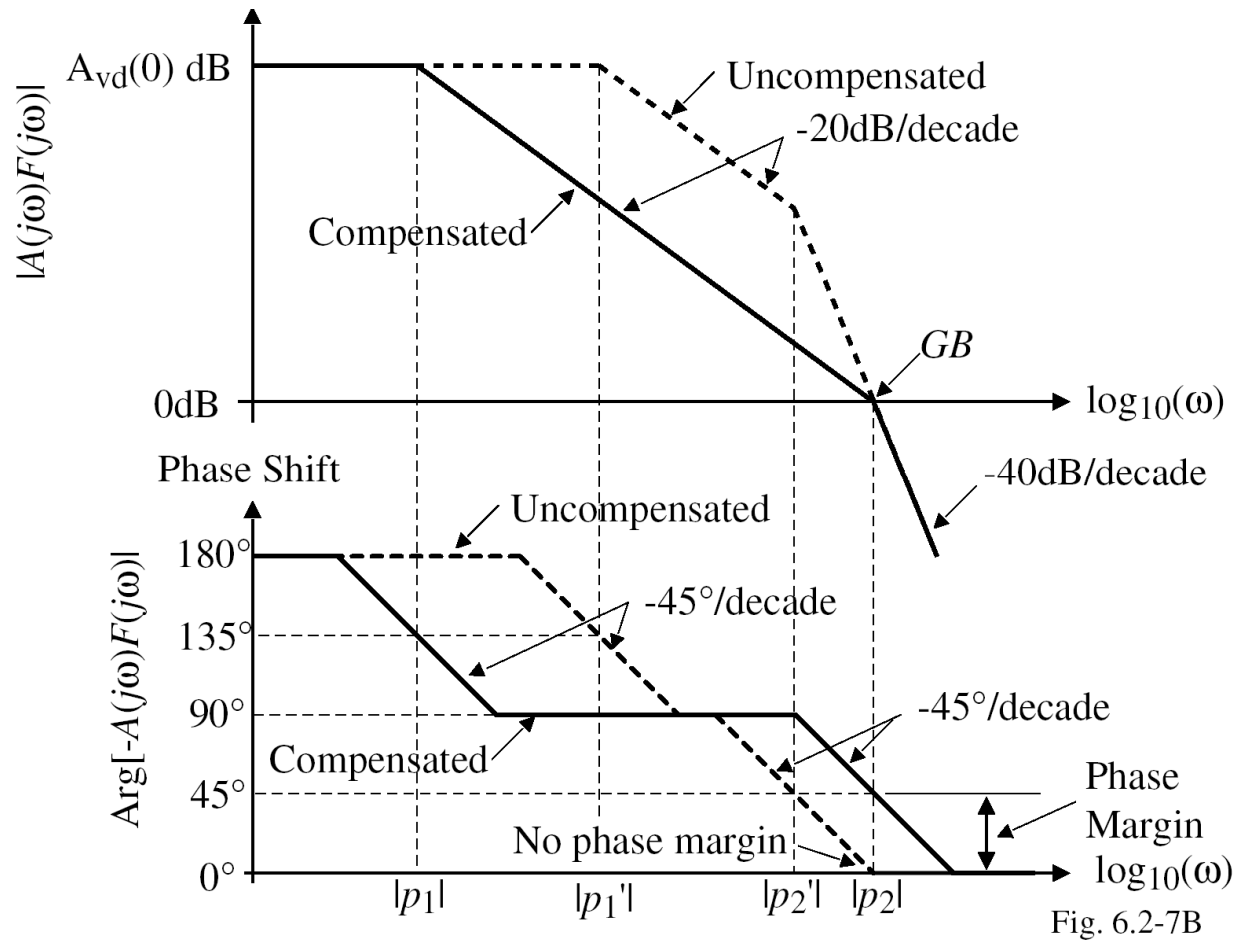


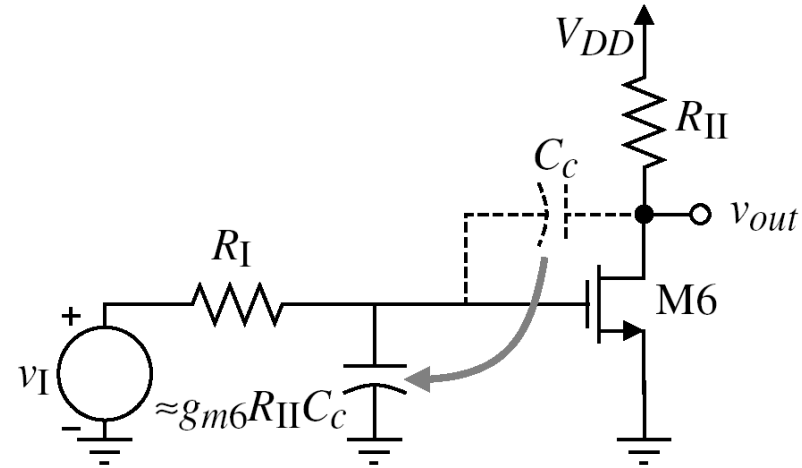
Fig. 6.2-7B

$$GB = A_{vd}(0) \cdot |p_1| = (g_{mI} g_{mII} R_I R_{II}) \frac{1}{g_{mII} R_I R_{II} C_c} = \frac{g_{mI}}{C_c} = \frac{g_{m1}}{C_c} = \frac{g_{m2}}{C_c}$$

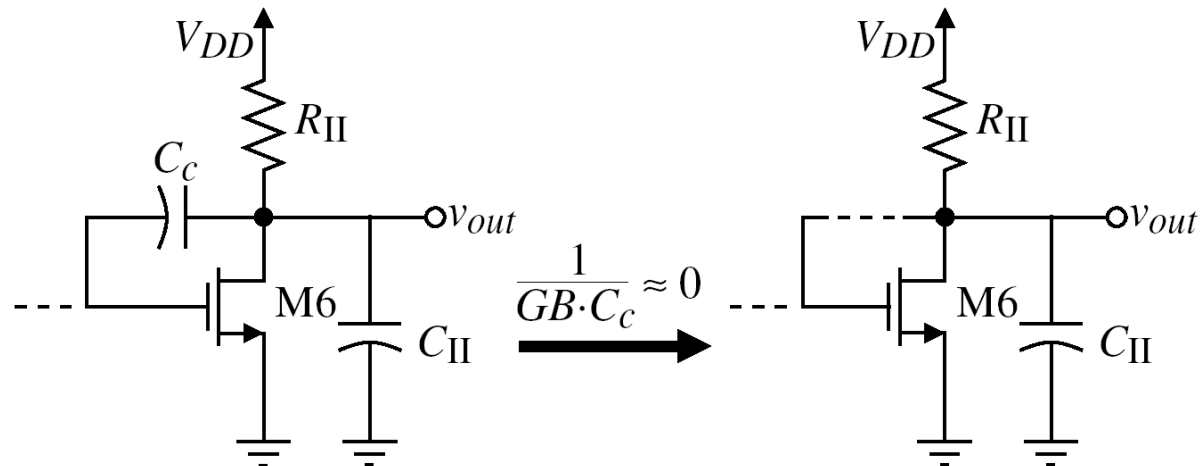
โพลมาจากไหน?

▶ โพลเด่น => โพลมิลเลอร์

▶ $|p_1| \approx \frac{1}{R_I(g_{m6}R_{II}C_c)}$

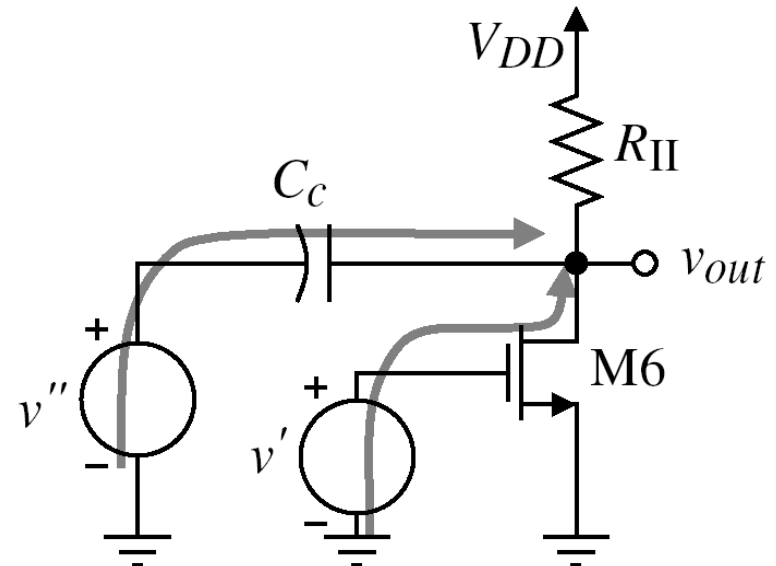


$|p_2| \approx \frac{g_{m6}}{C_{II}}$



ซีโรทางขวามาจากไหน?

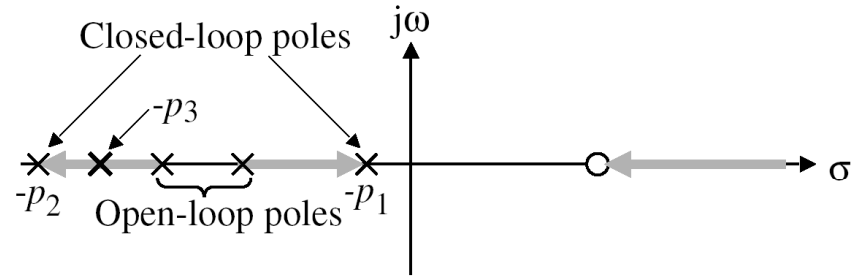
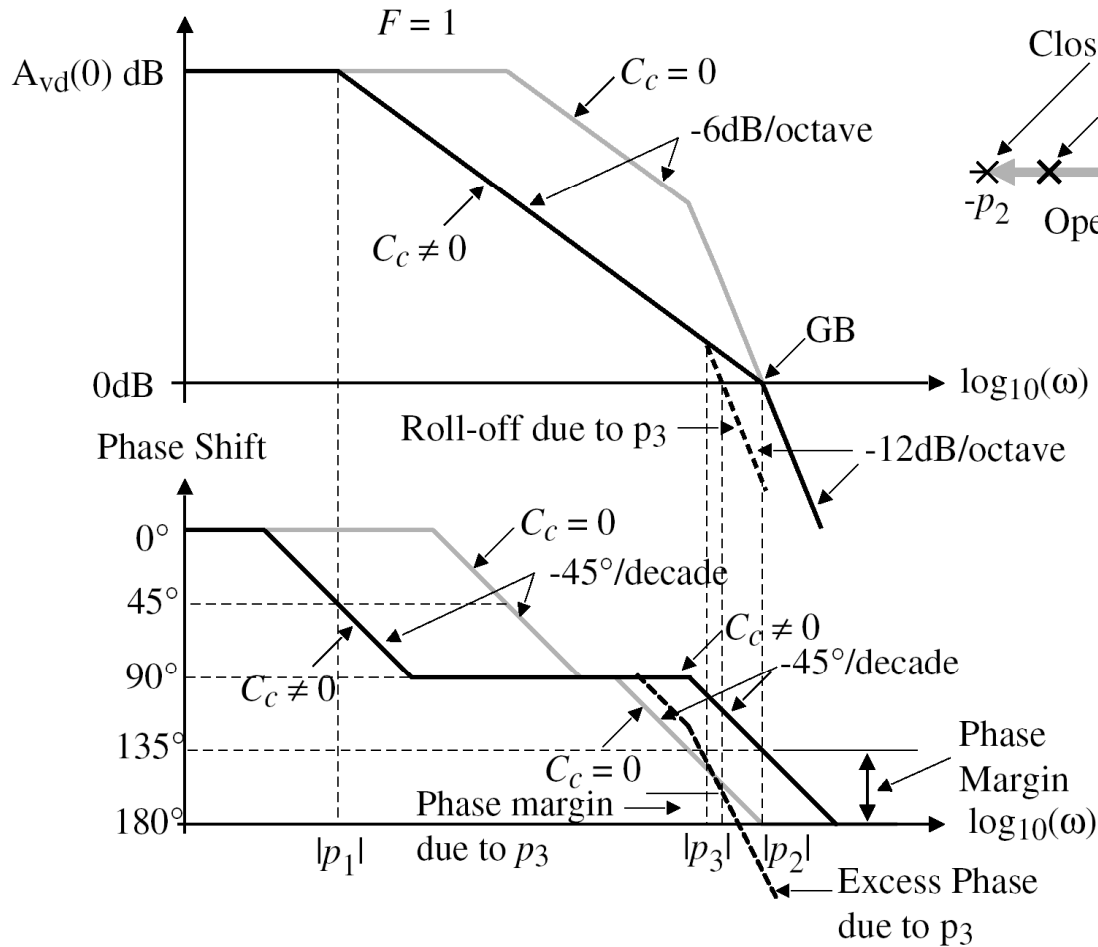
- ▶ ซีโรทางขวามาเกิดจากการส่งผ่านสัญญาณขาเข้าไปที่ขาออกโดยผ่าน C_c (feedforward path)
- ▶ จะเกิดซีโรเสมอเมื่อเส้นทางให้สัญญาณขาเข้าไปที่ขาออกหลายเส้นทาง



$$v_{out} = \left(\frac{-g_{m6}R_{II}(1/sC_c)}{R_{II} + 1/sC_c} \right) v' + \left(\frac{R_{II}}{R_{II} + 1/sC_c} \right) v'' = \frac{-R_{II} \left(\frac{g_{m6}}{sC_c} - 1 \right)}{D(s)} v$$

$$v = v' = v''$$

ผลของโพลที่สาม (จากส่วนวงจรสะท้อนกระแส)



▶ โพลที่สามเกิดจากส่วน
วงจรสะท้อนกระแส ซึ่งอาจทำ
ให้ปัญหาในการชดเชยได้ ถ้า

$$|p_2| \approx |p_3|$$

$$p_3 \approx \frac{-g_{m3}}{C_M}$$

เงื่อนไขสำหรับเสถียรภาพในออปแอมป์สองภาค

► Gain-bandwidth

$$GB = A_v(0) \cdot |p_1| = (g_{mI} g_{mII} R_I R_{II}) \cdot \left(\frac{1}{g_{mII} R_I R_{II} C_c} \right) = \frac{g_{mI}}{C_c}$$

► เงื่อนไขสำหรับส่วนเฟส 45°

$$= (g_{m1} g_{m2} R_1 R_2) \cdot \left(\frac{1}{g_{m2} R_1 R_2 C_c} \right) = \frac{g_{m1}}{C_c}$$

► $\pm 180^\circ - \text{Arg}[AF] = \pm 180^\circ - \tan^{-1}\left(\frac{\omega}{|p_1|}\right) - \tan^{-1}\left(\frac{\omega}{|p_2|}\right) - \tan^{-1}\left(\frac{\omega}{z}\right) = 45^\circ$

$$\pm 180^\circ - \tan^{-1}\left(\frac{GB}{|p_1|}\right) - \tan^{-1}\left(\frac{GB}{|p_2|}\right) - \tan^{-1}\left(\frac{GB}{z}\right) = 45^\circ$$

$$135^\circ \approx \tan^{-1}(A_v(0)) + \tan^{-1}\left(\frac{GB}{|p_2|}\right) + \tan^{-1}(0.1) = 90^\circ + \tan^{-1}\left(\frac{GB}{|p_2|}\right) + 5.7^\circ$$

$$39.3^\circ \approx \tan^{-1}\left(\frac{GB}{|p_2|}\right) \Rightarrow \frac{GB}{|p_2|} = 0.818 \Rightarrow \boxed{|p_2| \geq 1.22GB}$$

เงื่อนไขสำหรับเสถียรภาพในออปแอมป์สองภาค

- ▶ สำหรับส่วนเฟื่อเฟส 60°

$$|p_2| \geq 2.2GB \quad \text{ถ้า} \quad z \geq 10GB$$

ดังนั้น

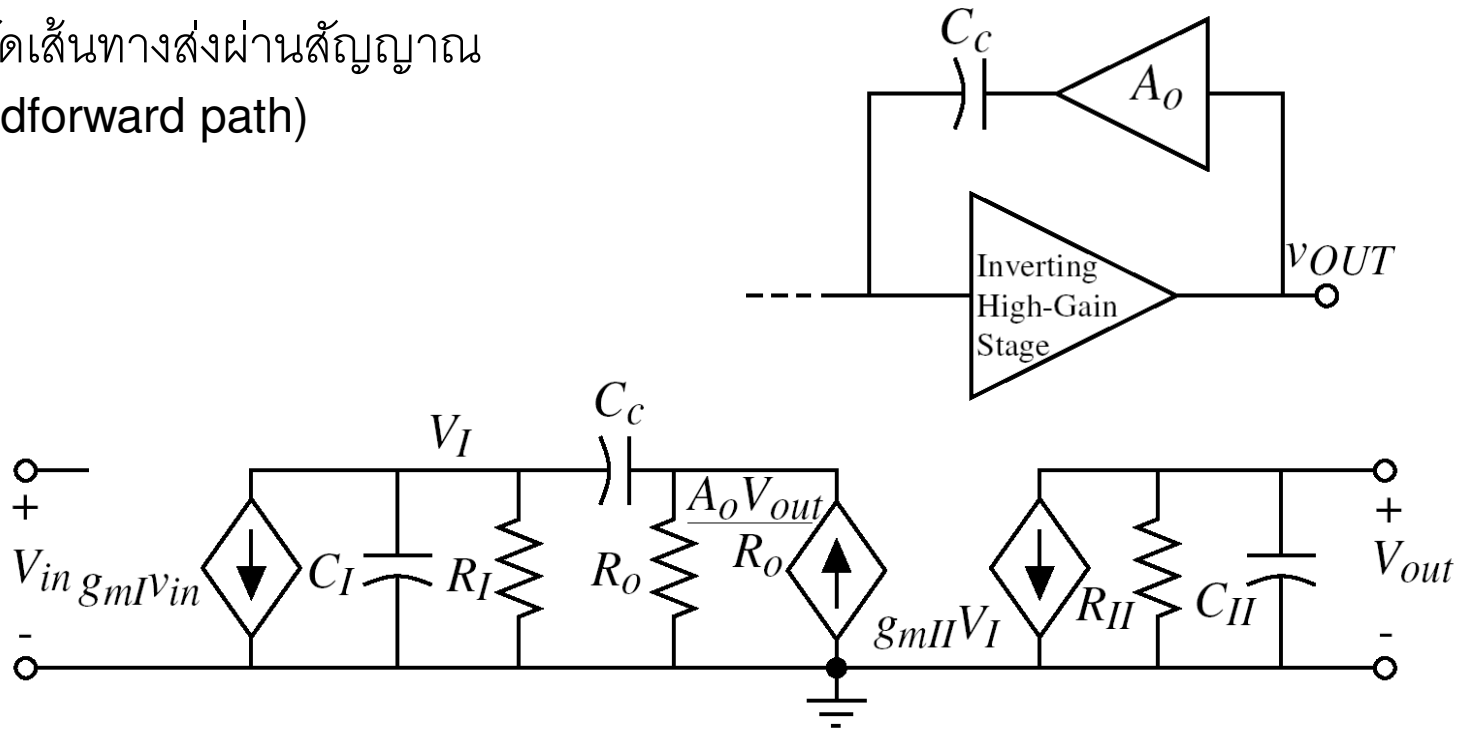
$$\frac{g_{m6}}{C_c} > \frac{10g_{m1}}{C_c} \quad \Rightarrow \quad \boxed{g_{m6} > 10g_{m1}}$$

และ

$$\frac{g_{m6}}{C_2} > \frac{2.2g_{m1}}{C_c} \quad \Rightarrow \quad \boxed{C_c > 0.22C_2}$$

การกำจัดซีโรทางขวา โดยการใช้บัฟเฟอร์แรงดัน

- ▶ กำจัดเส้นทางส่งผ่านสัญญาณ (feedforward path)



- ▶ ถ้าบัฟเฟอร์มีความต้านทานออก $R_o = 0$

$$\frac{V_o(s)}{V_{in}(s)} = \frac{(g_{mI})(g_{mII})(R_I)(R_{II})}{1 + s[R_I C_I + R_{II} C_{II} + R_I C_c + g_{mII} R_I R_{II} C_c] + s^2[R_I R_{II} C_{II} (C_I + C_c)]}$$

การกำจัดซีโรทางขวา โดยการใช้บัฟเฟอร์แรงดัน

- ▶ ถ้าบัฟเฟอร์มีความต้านทานออก $R_o = 0$

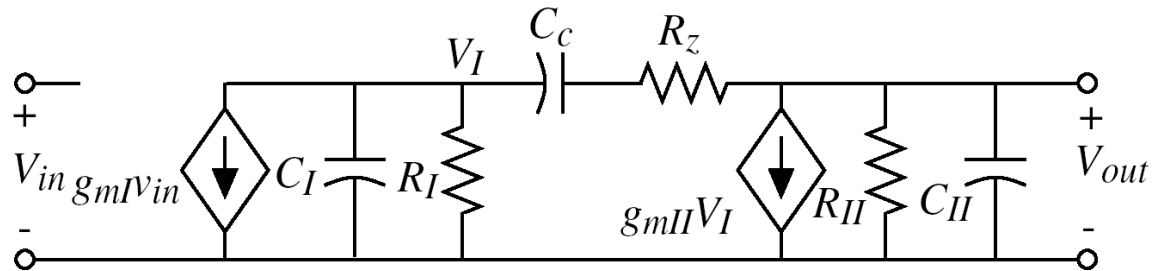
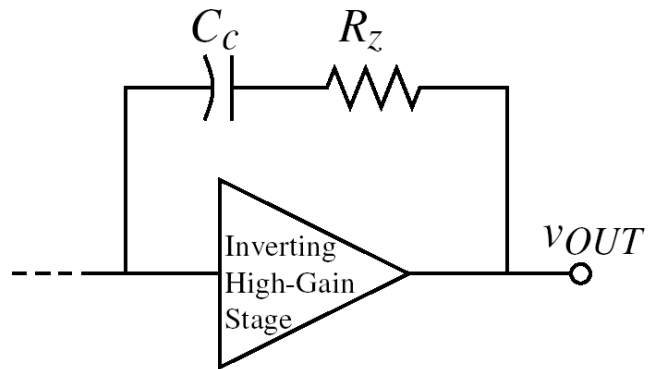
$$p_1 \cong \frac{-1}{R_I C_I + R_{II} C_{II} + R_I C_c + g_{mII} R_I R_{II} C_c} \cong \frac{-1}{g_{mII} R_I R_{II} C_c}$$

$$p_2 \cong \frac{-g_{mII} C_c}{C_{II} (C_I + C_c)}$$

- ▶ สำหรับส่วนเฟส $45^\circ \Rightarrow |p_2| > \text{GB}$
- ▶ สำหรับส่วนเฟส $60^\circ \Rightarrow |p_2| > 1.73 \text{GB}$
- ▶ ถ้าบัฟเฟอร์มีความต้านทานออก $R_o > 0$

$$p_4 \cong \frac{-1}{R_o [C_I C_c / (C_I + C_c)]} \quad z_2 \cong \frac{-1}{R_o C_c}$$

การกำจัดซีโรทางขวาโดยการต่อความต้านทานอนุกรม



$$g_{mI}V_{in} + \frac{V_I}{R_I} + sC_I V_I + \left(\frac{sC_c}{1 + sC_c R_z} \right) (V_I - V_{out}) = 0$$

$$g_{mII}V_I + \frac{V_o}{R_{II}} + sC_{II}V_{out} + \left(\frac{sC_c}{1 + sC_c R_z} \right) (V_{out} - V_I) = 0$$

$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{a \{ 1 - s[(C_c/g_{mII}) - R_z C_c] \}}{1 + bs + cs^2 + ds^3}$$

$$a = g_{mI}g_{mII}R_I R_{II}$$

$$b = (C_{II} + C_c)R_{II} + (C_I + C_c)R_I + g_{mII}R_I R_{II}C_c + R_z C_c$$

$$c = [R_I R_{II}(C_I C_{II} + C_c C_I + C_c C_{II}) + R_z C_c (R_I C_I + R_{II} C_{II})]$$

$$d = R_I R_{II} R_z C_I C_{II} C_c$$

การกำจัดซีโรทางขวาโดยการต่อความต้านทานอนุกรม

- ▶ ถ้า $R_z < R_I$ และ R_{II} และโพลทั้งสองอยู่ห่างกัน

$$p_1 \cong \frac{-1}{(1 + g_{mII}R_{II})R_I C_c} \cong \frac{-1}{g_{mII}R_{II}R_I C_c}$$

$$p_2 \cong \frac{-g_{mII}C_c}{C_I C_{II} + C_c C_I + C_c C_{II}} \cong \frac{-g_{mII}}{C_{II}}$$

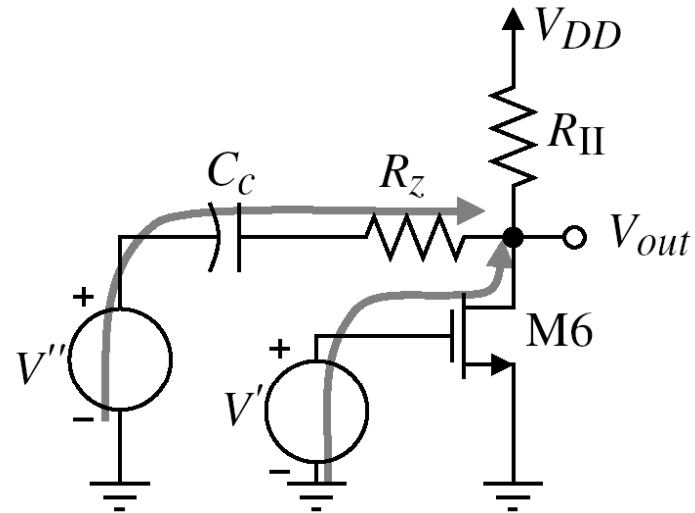
$$p_4 = \frac{-1}{R_z C_I}$$

$$z_1 = \frac{1}{C_c(1/g_{mII} - R_z)}$$

สามารถใช้ R_z ในการ
ควบคุม Z_1

การกำจัดซีโรทางขวาโดยการต่อความต้านทานอนุกรม

- ▶ ในมุมมองเชิงวงจร



$$V_{out} = \frac{-g_{m6}R_{II}\left(R_z + \frac{1}{sC_c}\right)}{R_{II} + R_z + \frac{1}{sC_c}} V' + \frac{R_{II}}{R_{II} + R_z + \frac{1}{sC_c}} V'' = \frac{-R_{II}\left[g_{m6}R_z + \frac{g_{m6}}{sC_c} - 1\right]}{D(s)}$$

$$z_1 = \frac{1}{C_c(1/g_{mII} - R_z)}$$

การย้ายซีโรทางขวามากำจัดโพลที่สอง

▶ ถ้าต้องการให้

$$z_1 = p_2$$

$$\frac{1}{C_c(1/g_{mII} - R_z)} = \frac{-g_{mII}}{C_{II}}$$

ดังนั้น

ทำให้เหลือแต่ $R_z = \left(\frac{C_c + C_{II}}{C_c} \right) (1/g_{mII})$ ภายใต้การป้อนกลับที่มี

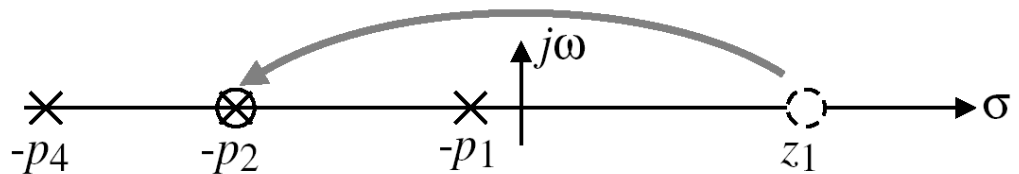
อัตราขยายวงรอบเป็นหนึ่ง

และ

$$|p_4| > A_v(0)|p_1| = \frac{A_v(0)}{g_{mII}R_{II}R_IC_c} = \frac{g_{mI}}{C_c}$$

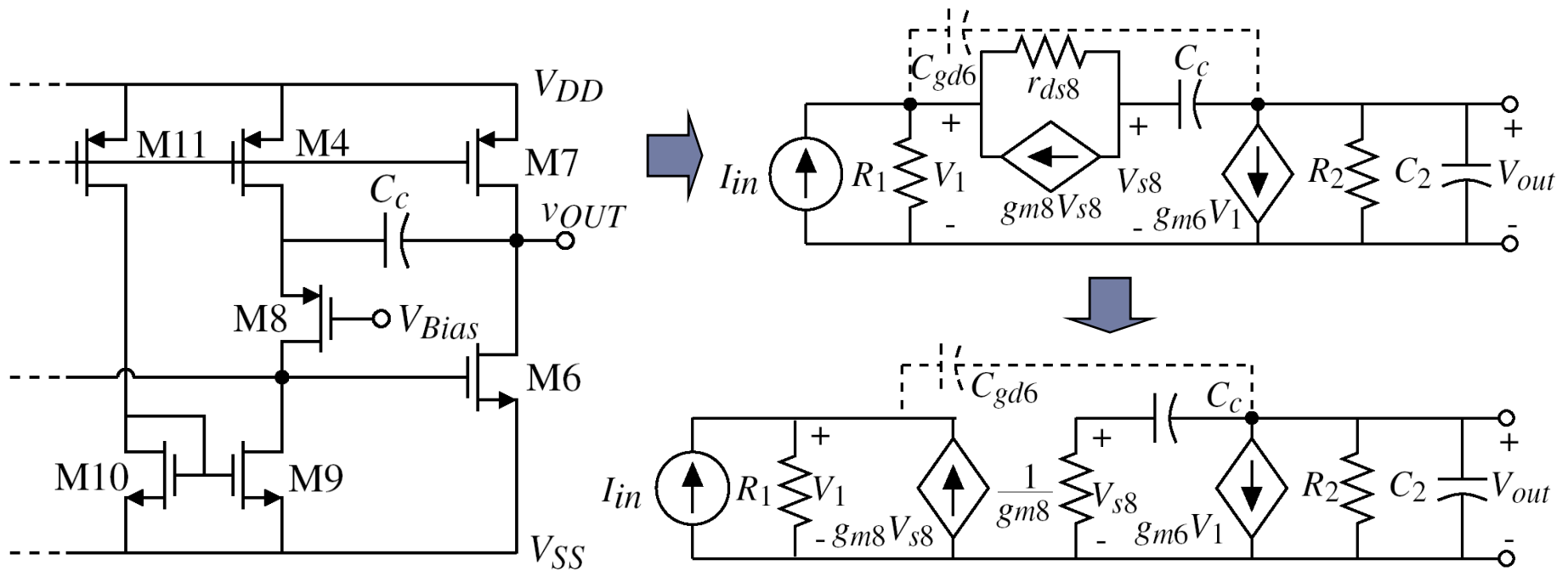
ทำให้ $(1/R_z C_I) > (g_{mI}/C_c) = GB$

$$C_c > \sqrt{\frac{g_{mI}}{g_{mII}} C_I C_{II}} \quad C_{II} \gg C_c$$



การเพิ่มขนาดของโพลทางออก

- ▶ ขนาดของโพลทางออกสามารถเพิ่มได้โดยให้มีอัตราขยายในเส้นทางป้อนกลับของตัวเก็บประจุมิลเลอร์



$$R_1 = \frac{1}{g_{ds2} + g_{ds4} + g_{ds9}}$$

$$R_2 = \frac{1}{g_{ds6} + g_{ds7}}$$

การเพิ่มขนาดของโพลทางออก

$$I_{in} = G_1 V_1 - g_{m8} V_{s8} = G_1 V_1 - \left(\frac{g_{m8} s C_c}{g_{m8} + s C_c} \right) V_{out}$$

$$0 = g_{m6} V_1 + \left[G_2 + s C_2 + \frac{g_{m8} s C_c}{g_{m8} + s C_c} \right] V_{out}$$

$$\frac{V_{out}}{I_{in}} = \left(\frac{-g_{m6}}{G_1 G_2} \right) \left[\frac{\left(1 + \frac{s C_c}{g_{m8}} \right)}{1 + s \left[\frac{C_c}{g_{m8}} + \frac{C_2}{G_2} + \frac{C_c}{G_2} + \frac{g_{m6} C_c}{G_1 G_2} \right] + s^2 \left(\frac{C_c C_2}{g_{m8} G_2} \right)} \right]$$

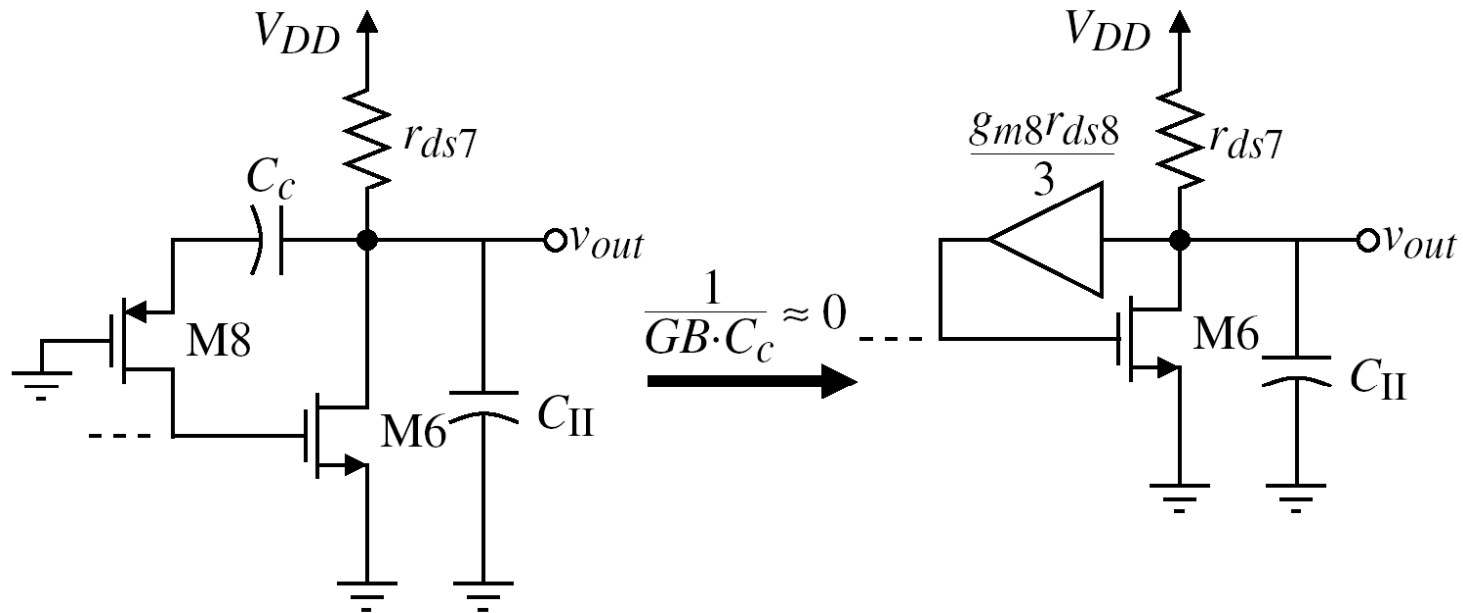
$$p_1 = \frac{-1}{\frac{C_c}{g_{m8}} + \frac{C_c}{G_2} + \frac{C_2}{G_2} + \frac{g_{m6} C_c}{G_1 G_2}} \approx \frac{-6}{g_{m6} r_{ds}^2 C_c}$$

$$p_2 \approx \frac{-\frac{g_{m6} r_{ds}^2 C_c}{6}}{\frac{C_c C_2}{g_{m8} G_2}} = \frac{g_{m8} r_{ds}^2 G_2}{6} \left(\frac{g_{m6}}{C_2} \right) = \left(\frac{g_{m8} r_{ds}}{3} \right) |p_2'|$$

➤ โดยประมาณแล้ว โพลทางเข้ามีขนาดเท่าเดิม

➤ โพลทางออกมีขนาดเพิ่มขึ้น $g_m r_{ds}$ เท่า

หลักการของการเพิ่มขนาดของโพลทางออก

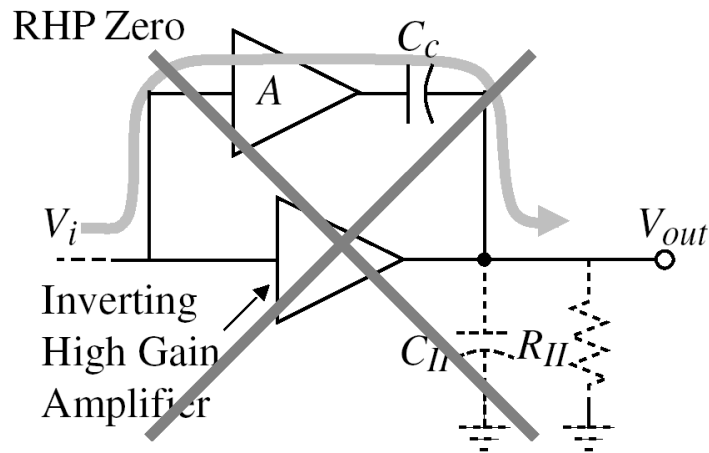


$$R_{out} = r_{ds7} \parallel \left(\frac{3}{g_{m6} g_{m8} r_{ds8}} \right) \approx \frac{3}{g_{m6} g_{m8} r_{ds8}}$$

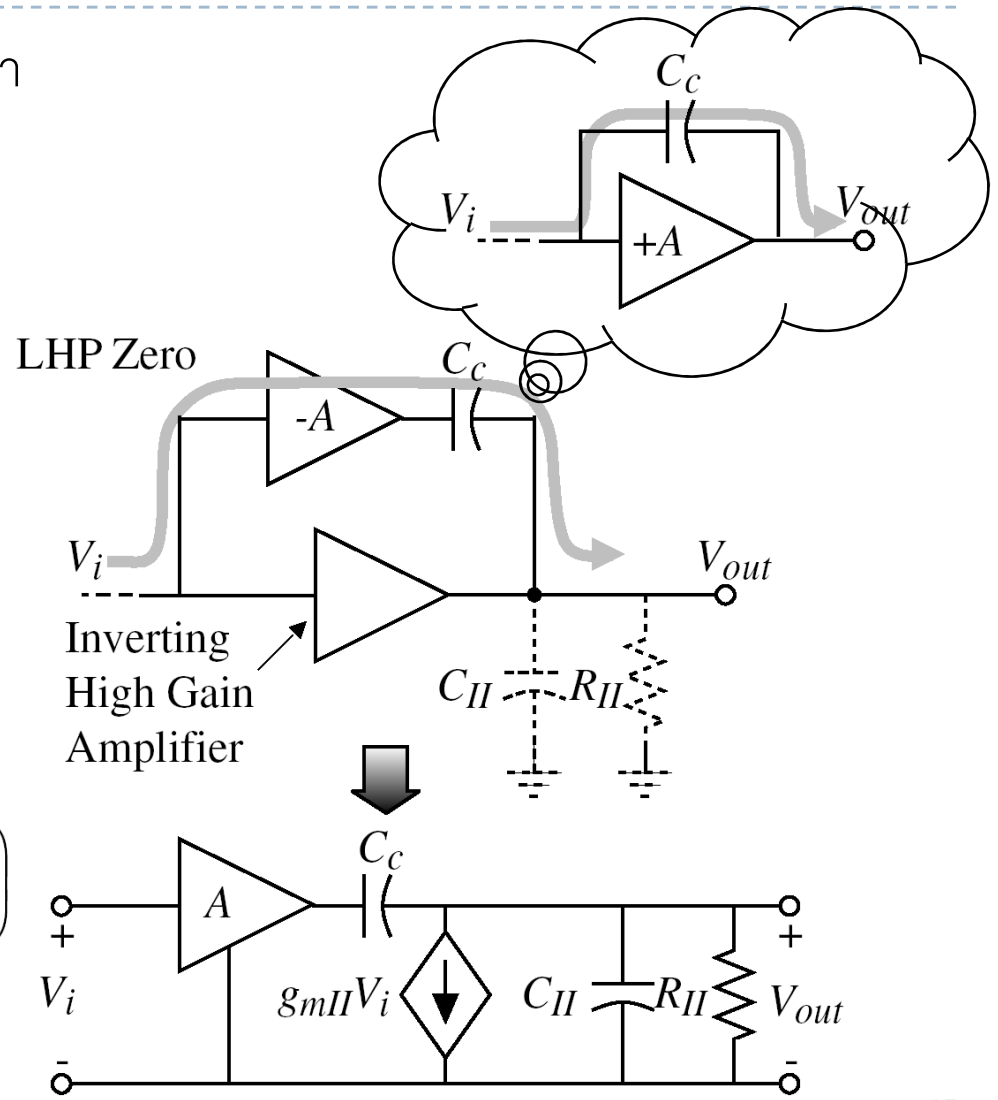
$$|p_2| \approx \frac{g_{m6} g_{m8} r_{ds8}}{3 C_{II}}$$

การกำจัดซีโรทางขวาโดยการส่งผ่านสัญญาณไปด้านหน้า

- ▶ ใช้เส้นทางส่งผ่านสัญญาณไปด้านหน้า เพื่อสร้างซีโรทางซ้าย

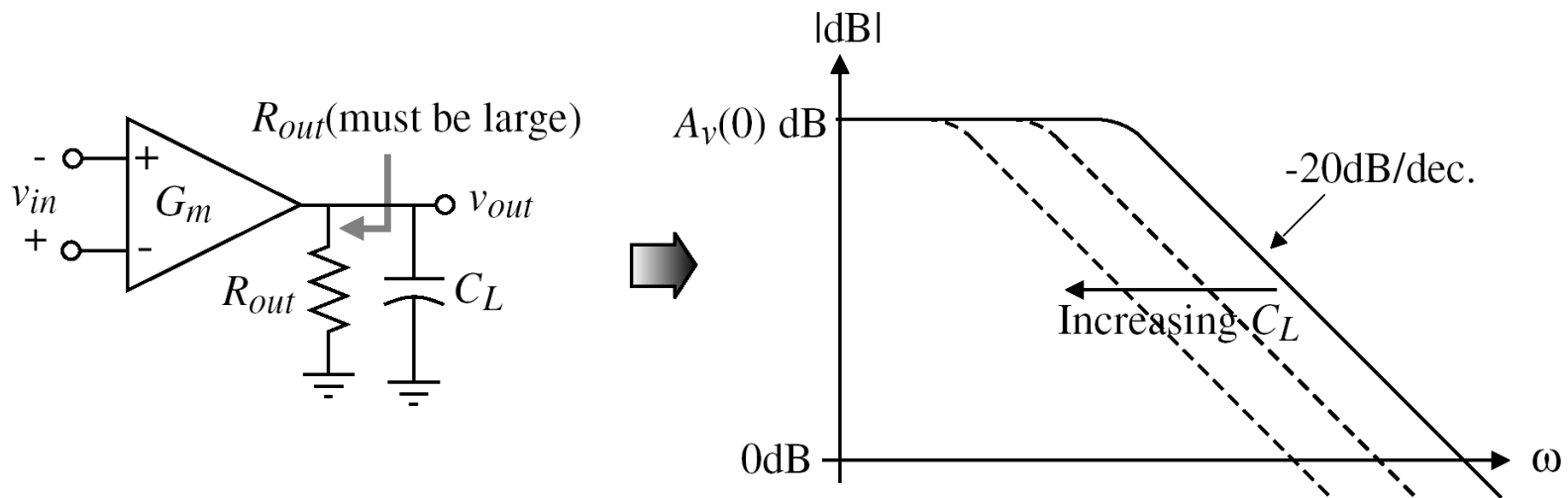


$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{AC_c}{C_c + C_{II}} \left(\frac{s + g_{mII}/AC_c}{s + 1/[R_{II}(C_c + C_{II})]} \right)$$



ออปแอมป์ที่มีการชดเชยเสถียรภาพในตัวเอง

- ▶ การชดเชยเสถียรภาพในตัวเอง (self compensation) จะเกิดเมื่อตัวเก็บประจุโหลดทำหน้าที่ชดเชยเสถียรภาพ



$$\frac{v_{out}}{v_{in}} = A_v(0) = G_m R_{out}$$

$$p_1 = \frac{-1}{R_{out} C_L}$$

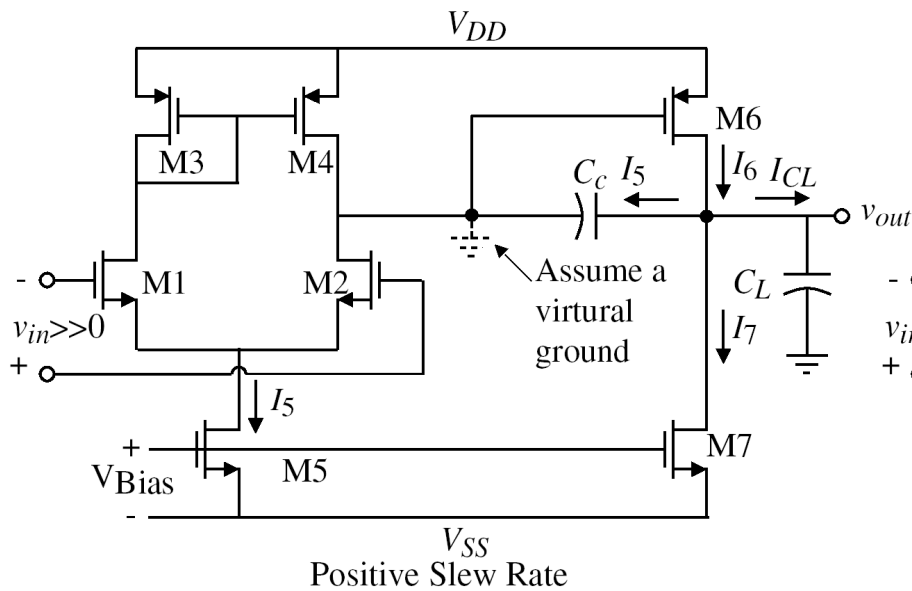
$$GB = A_v(0) \cdot |p_1| = \frac{G_m}{C_L}$$

- เมื่อตัวเก็บประจุโหลดมีค่ามากทำให้ GB ลดลง และออปแอมป์มีส่วนเฟสเพี้ยนมากขึ้น

อัตราสลับของออปแอมป์สองภาค

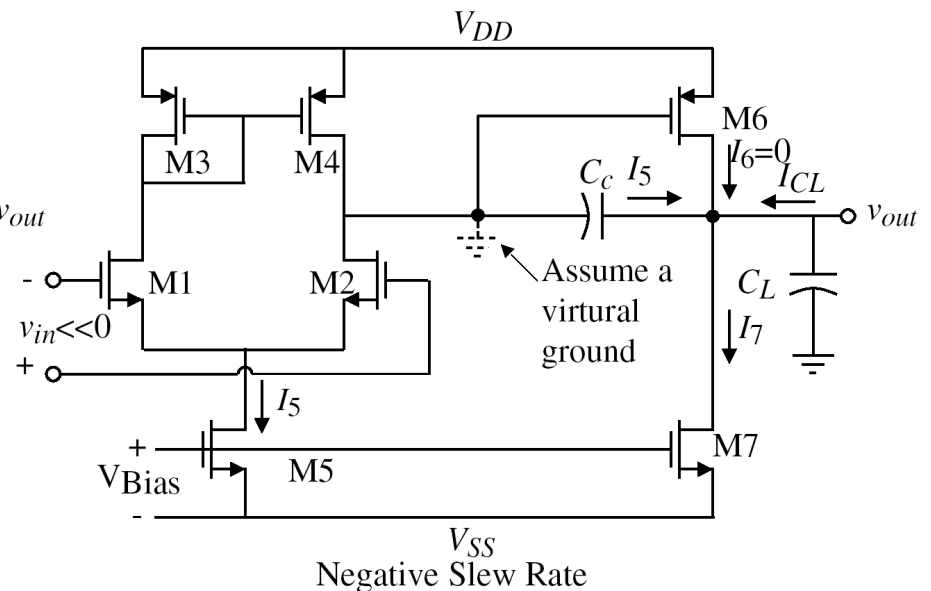
- ▶ อัตราสลับเกิดขึ้นกระแสที่ไหลผ่านตัวเก็บประจุถูกจำกัด

$$I_{lim} = C \frac{dv_C}{dt}$$



$$\text{ถ้า } SR^+ = \min \left[\frac{I_5}{C_c}, \frac{I_6 - I_5 - I_7}{C_L} \right] = \frac{I_5}{C_c}$$

$$I_6 \gg I_5$$

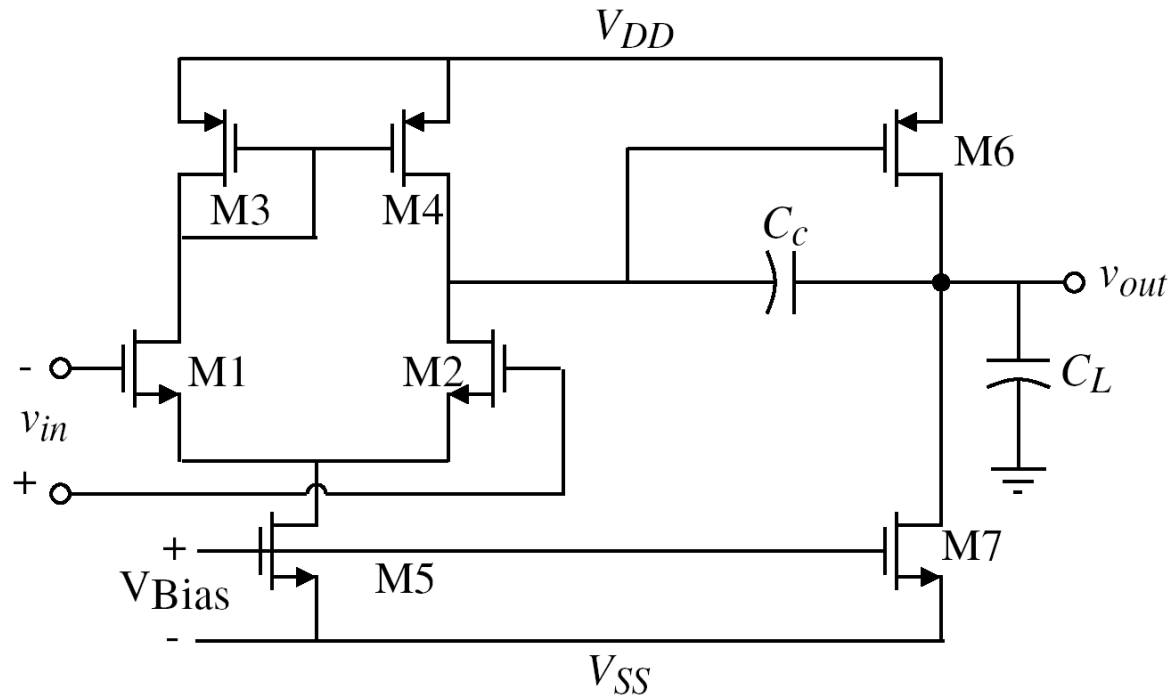


$$\text{ถ้า } SR^- = \min \left[\frac{I_5}{C_c}, \frac{I_7 - I_5}{C_L} \right] = \frac{I_5}{C_c}$$

$$I_7 \gg I_5$$

การออกแบบวงจรออปแอมป์สองภาค

- ▶ ออปแอมป์สองภาคที่ไม่มีบัฟเฟอร์ทางออก



- ▶ ให้

$$S_i = \frac{W_i}{L_i}$$

ความสมมาตรทางไฟตรง

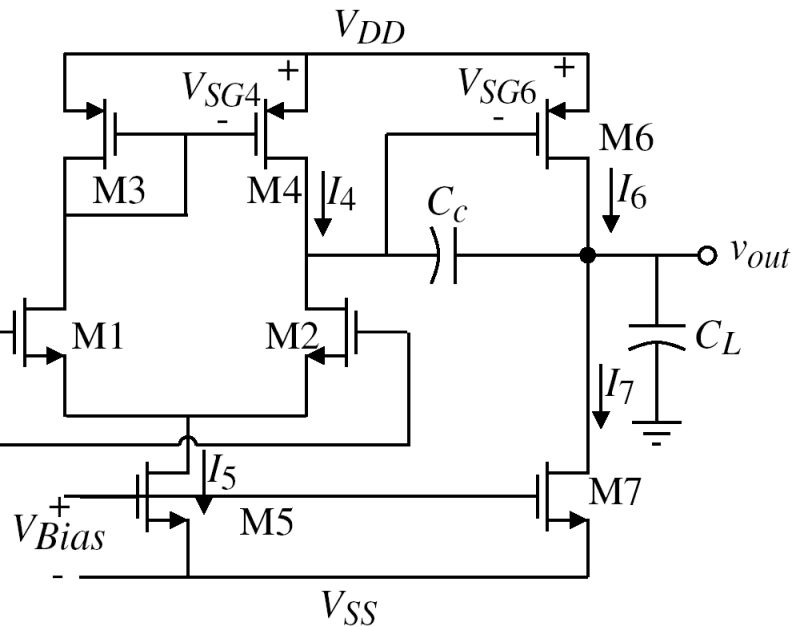
- ▶ ทรานซิสเตอร์ทุกตัวควรทำงานในย่านอิมิต์
- ▶ เพื่อการสะท้อนกระแสที่ดี $V_{SG4} = V_{SG6}$

ดังนั้น

$$I_6 = \left(\frac{S_6}{S_4} \right) I_4$$

$$I_7 = \left(\frac{S_7}{S_5} \right) I_5 = \left(\frac{S_7}{S_5} \right) (2I_4)$$

เพื่อความสมมาตรทางไฟตรง $I_6 = I_7$



$$\Rightarrow \frac{S_6}{S_4} = \frac{2S_7}{S_5}$$

ความสัมพันธ์ที่ใช้ในการออกแบบออปแอมป์

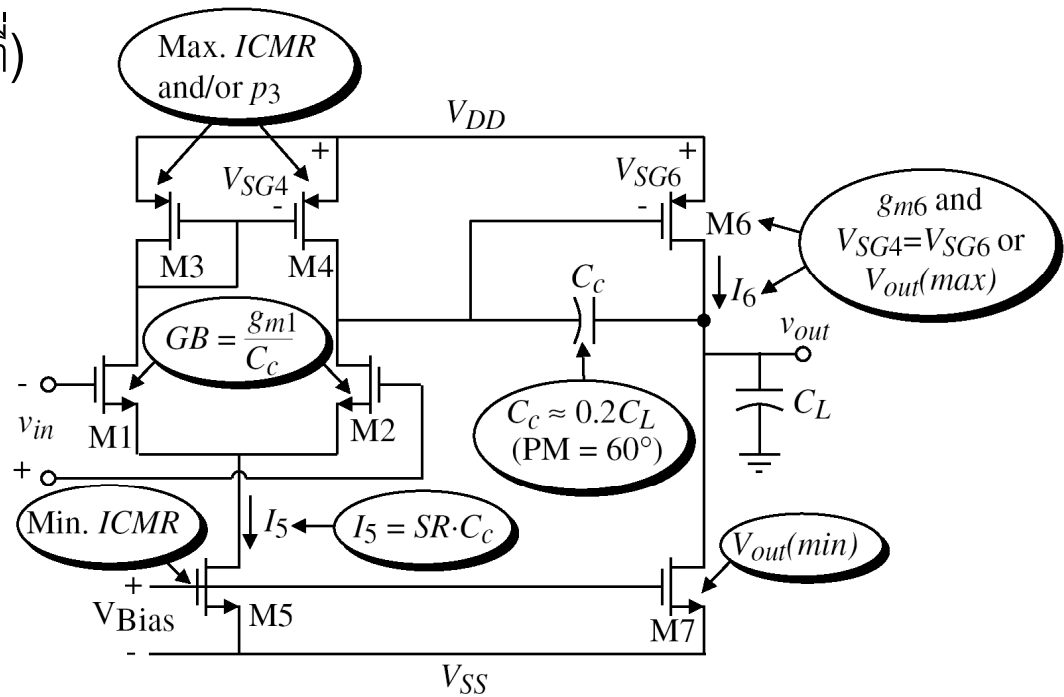
- ▶ อัตราสัญญาณ $SR = \frac{I_5}{C_c}$ ถ้า $I_7 \gg I_5$ และ $C_L \gg C_c$
 - ▶ อัตราขยายภาคแรก $A_{v1} = \frac{g_{m1}}{g_{ds2} + g_{ds4}} = \frac{2g_{m1}}{I_5(\lambda_2 + \lambda_4)}$
 - ▶ อัตราขยายภาคสอง $A_{v2} = \frac{g_{m6}}{g_{ds6} + g_{ds7}} = \frac{g_{m6}}{I_6(\lambda_6 + \lambda_7)}$
 - ▶ Gain bandwidth $GB = \frac{g_{m1}}{C_c}$
 - ▶ โพลทางออก $p_2 = \frac{-g_{m6}}{C_L}$
 - ▶ ซีโรทางขวา $z_1 = \frac{g_{m6}}{C_c}$
 - ▶ ช่วงแรงดันเข้ารวม
- ▶ สำหรับส่วนเฟส 60° (ถ้า $Z_1 > 10$ GB)
 $g_{m6} = 2.2g_{m2}(C_L/C_c)$

$$V_{in(max)} = V_{DD} - \sqrt{\frac{I_5}{\beta_3}} - |V_{T03}|_{(max)} + V_{T1(min)}$$

$$V_{in(min)} = V_{SS} + \sqrt{\frac{I_5}{\beta_1}} + V_{T1(max)} + V_{DS5(sat)}$$

ข้อกำหนดในการออกแบบอปแอมป์

- ▶ อัตราขยายไฟตรง
- ▶ Gain bandwidth
- ▶ ส่วนเผื่อเฟส (หรือเวลาเข้าค่าคงที่)
- ▶ ช่วงแรงดันเข้าร่วม
- ▶ ตัวเก็บประจุโหลด
- ▶ อัตราสลับ
- ▶ ช่วงการแกว่งสัญญาณออก
- ▶ การกินกำลังงาน



ขั้นตอนการออกแบบออปแอมป์

1. จากค่าส่วนเฟื่อเฟส เลือกค่า C_C เช่นสำหรับส่วนเฟื่อเฟส 60° และ $z_1 > 10GB$

=>

$$C_C > 0.22C_L$$

2. เลือกค่ากระแส I_5 จาก

$$I_5 = SR \cdot C_C$$

3. คำนวณค่า $(W/L)_3$ จากค่าแรงดันเขารวมสูงสุด

4.
$$S_3 = \frac{2I_3}{K'_3[V_{DD} - V_{in}(\max) - |V_{T03}|(\max) + V_{T1}(\min)]^2} \geq 1_{\text{gain}}$$

และมีค่ามากกว่า 10GB

$$\frac{g_{m3}}{2C_{gs3}} > 10GB$$

ขั้นตอนการออกแบบออปแอมป์

5. คำนวณค่า $(W/L)_1$ และ $(W/L)_{32}$ ให้ได้ GB ที่ต้องการ

6. คำนวณค่า $(W/L)_5$ จากค่าแรงดันเข้ารวมต่ำสุด $g_{m1} = GB \cdot C_c \Rightarrow S_1 = S_2 = \frac{g_{m1}}{K'_1 I_5}$

$$V_{DS5}(\text{sat}) = V_{in}(\text{min}) - V_{SS} - \sqrt{\frac{I_5}{\beta_1}} - V_{T1}(\text{max}) \geq 100 \text{ mV}$$

7. $S_5 = \frac{2I_5}{K'_5 [V_{DS5}(\text{sat})]^2} \cdot p_2 = 2.2\text{GB}$ และ $V_{SG4} = V_{SG6}$

$$g_{m6} = 2.2g_{m2}(C_L/C_c) \quad \Rightarrow \quad S_6 = S_4 \frac{g_{m6}}{g_{m4}}$$

ขั้นตอนการออกแบบออปแอมป์

8. คำนวณกระแส I_6 จาก

$$I_6 = \frac{g_{m6}^2}{2K'_6 S_6}$$

และตรวจสอบว่าได้ค่า $v_{out}(\max)$ ตามต้องการหรือไม่

9. คำนวณค่า S_7 ตามสัดส่วนกระแส I_5 และ I_6 ที่ต้องการ

$$S_7 = (I_6/I_5)S_5$$

และตรวจสอบว่าได้ค่า $v_{out}(\min)$ ตามต้องการหรือไม่

10. ตรวจสอบอัตราขยายและการกินกำลังงานของวงจร ว่าได้ตามที่ต้องการหรือไม่

$$A_v = \frac{2g_{m2}g_{m6}}{I_5(\lambda_2 + \lambda_3)I_6(\lambda_6 + \lambda_7)} \quad \text{และ} \quad P_{diss} = (I_5 + I_6)(V_{DD} + |V_{SS}|)$$

ข้อกำหนดเริ่มต้น จึงทำการจำลองการทำงานของวงจร

ตัวอย่างการออกแบบออปแอมป์สองภาค

ข้อกำหนด

- ▶ $A_V > 5000 \text{ V/V}$
- ▶ $V_{DD} = 2.5 \text{ V}$
- ▶ $V_{SS} = -2.5 \text{ V}$
- ▶ $PM = 60^\circ$
- ▶ $GB = 5 \text{ MHz}$
- ▶ $C_L = 10 \text{ pF}$
- ▶ $V_{out} = \pm 2 \text{ V}$
- ▶ $V_{in,cm} = -1 \text{ to } 2 \text{ V}$
- ▶ $P_{diss} < 2 \text{ mW}$
- ▶ สมมติให้ $L = 1 \mu\text{m}$

Parameter Symbol	Parameter Description	Typical Parameter Value		Units
		N-Channel	P-Channel	
V_{T0}	Threshold Voltage ($V_{BS} = 0$)	0.7 ± 0.15	-0.7 ± 0.15	V
K'	Transconductance Parameter (in saturation)	$110.0 \pm 10\%$	$50.0 \pm 10\%$	$\mu\text{A/V}^2$
γ	Bulk threshold parameter	0.4	0.57	$(\text{V})^{1/2}$
λ	Channel length modulation parameter	0.04 ($L=1 \mu\text{m}$) 0.01 ($L=2 \mu\text{m}$)	0.05 ($L=1 \mu\text{m}$) 0.01 ($L=2 \mu\text{m}$)	$(\text{V})^{-1}$
$2 \phi_F $	Surface potential at strong inversion	0.7	0.8	V

Type	P-Channel	N-Channel	Units
CGSO	220×10^{-12}	220×10^{-12}	F/m
CGDO	220×10^{-12}	220×10^{-12}	F/m
CGBO	700×10^{-12}	700×10^{-12}	F/m
CJ	560×10^{-6}	770×10^{-6}	F/m ²
CJSW	350×10^{-12}	380×10^{-12}	F/m
MJ	0.5	0.5	
MJSW	0.35	0.38	

Based on an oxide thickness of 140 \AA or $C_{ox} = 24.7 \times 10^{-4} \text{ F/m}^2$.

ตัวอย่างการออกแบบออปแอมป์สองภาค

1. สำหรับส่วนเฟื่อเฟส 60° $C_c > (2.2/10)(10 \text{ pF}) = 2.2 \text{ pF}$
2. เลือก $C_c = 3 \text{ pF}$ จากค่าอัตราสลับ $I_5 = (3 \times 10^{-12})(10 \times 10^6) = 30 \text{ } \mu\text{A}$
3. คำนวณ $(W/L)_3$ จากค่าแรงดันเข้าร่วมสูงสุด

$$(W/L)_3 = \frac{30 \times 10^{-6}}{(50 \times 10^{-6})[2.5 - 2 - 0.85 + 0.55]^2} = 15 \Rightarrow \boxed{(W/L)_3 = (W/L)_4 = 15}$$

4. ตรวจสอบโพลที่เกิดจาก C_{gs3} และ $C_{gs4} (= 0.67W_3L_3C_{ox})$

$$p_3 \approx \frac{-g_{m3}}{2C_{gs3}} = \frac{-\sqrt{2K'_p S_3 I_3}}{2(0.667)W_3L_3C_{ox}} = 2.81 \times 10^9 \text{ (rads/sec)}$$

ซึ่งมีค่ามากกว่า 10GB

ตัวอย่างการออกแบบออปแอมป์สองภาค

5. คำนวณ g_{m1} และ $(W/L)_1$ และ $(W/L)_2$ ให้ได้ GB ที่ต้องการ

$$g_{m1} = (5 \times 10^6)(2\pi)(3 \times 10^{-12}) = 94.25 \mu\text{S}$$

6. คำนวณ V_{DS5} และ $(W/L)_5$ จากค่าแรงดันเข้ารวมต่ำสุด

$$(W/L)_1 = (W/L)_2 = \frac{g_{m1}^2}{2K'_N I_1} = \frac{(94.25)^2}{2 \cdot 110 \cdot 15} = 2.79 \approx 3.0 \Rightarrow \boxed{(W/L)_1 = (W/L)_2 = 3}$$

7. สำหรับส่วนเฟื่อเฟส 60°

$$V_{DS5} = (-1) - (-2.5) - \sqrt{\frac{30 \times 10^{-6}}{110 \times 10^{-6} \cdot 3}} - .85 = 0.35 \text{V}$$

$$(W/L)_5 = \frac{2(30 \times 10^{-6})}{(110 \times 10^{-6})(0.35)^2} = 4.49 \approx 4.5 \Rightarrow \boxed{(W/L)_5 = 4.5}$$

$$g_{m6} \geq 10g_{m1} \geq 942.5 \mu\text{S}$$

ขั้นตอนการออกแบบออปแอมป์

ถ้าให้ $g_{m6} = 942.5\mu\text{S}$ และเราทราบว่า $g_{m4} = 150\mu\text{S}$ จะได้ว่า

$$(W/L)_6 = 15 \frac{942.5 \times 10^{-6}}{(150 \times 10^{-6})} = 94.25 \approx 94$$

8. คำนวณ I_6 จาก
$$I_6 = \frac{(942.5 \times 10^{-6})^2}{(2)(50 \times 10^{-6})(94)} = 94.5\mu\text{A} \approx 95\mu\text{A}$$

ถ้าคำนวณ S_6 จากค่า $v_{out(max)}$ จะได้ 15 ดังนั้นจึงใช้ $S_6 = 94$ เนื่องจากให้ส่วนเฟสที่ ดีกว่า

9. คำนวณ S_7

$$(W/L)_7 = 4.5 \left(\frac{95 \times 10^{-6}}{30 \times 10^{-6}} \right) = 14.25 \approx 14 \quad \Rightarrow \quad \boxed{(W/L)_7 = 14}$$

ตรวจสอบค่า $v_{out(min)}$

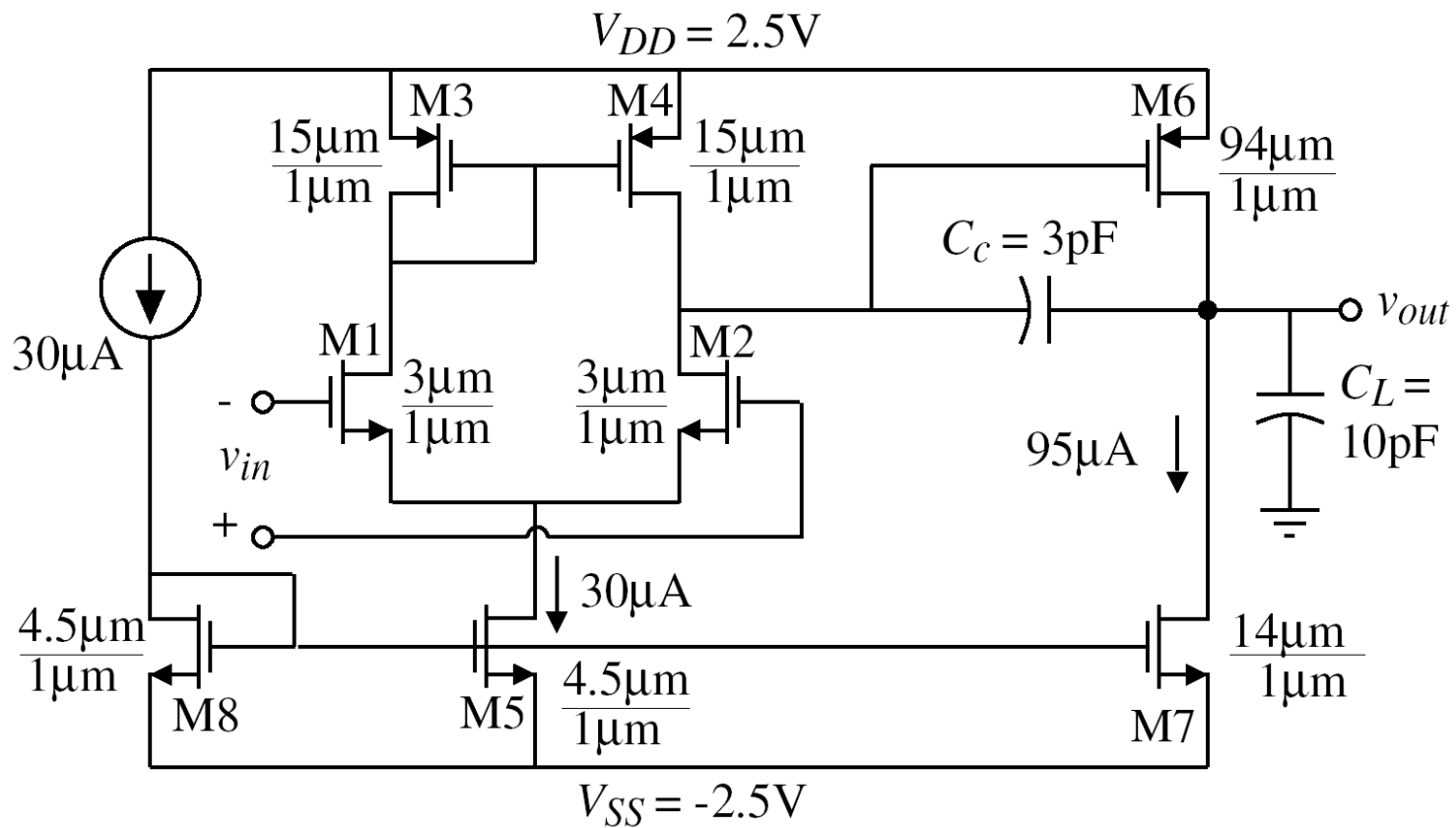
$$V_{out(min)} = V_{DS7(sat)} = \sqrt{\frac{2.95}{110 \cdot 14}} = 0.351\text{V} \checkmark$$

10. ตรวจสอบ

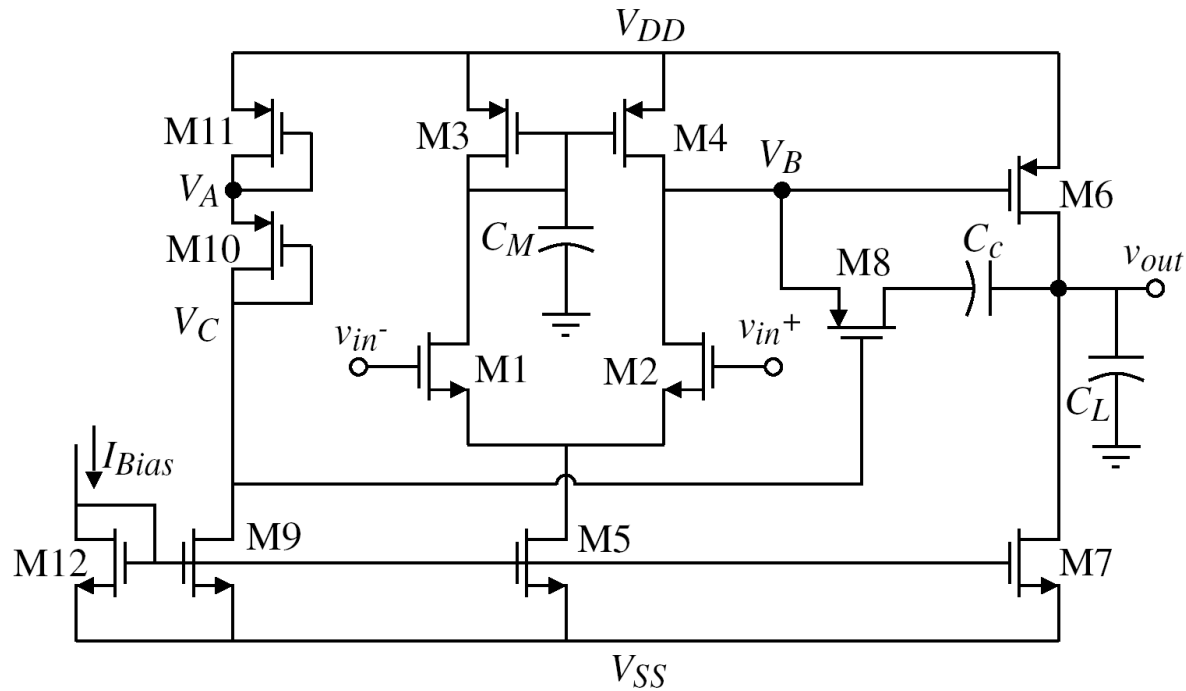
$$A_v = \frac{(94.25 \times 10^{-6})(942.5 \times 10^{-6})}{15 \times 10^{-6}(.04 + .05)95 \times 10^{-6}(.04 + .05)} = 7,696\text{V/V} \checkmark$$

ตัวอย่างการออกแบบแอมป์สองภาค

11. คำนวณค่า W



การออกแบบการชดเชยความถี่ที่ใช้ R (nulling resistor)



$$p_1 = -\frac{g_{m2}}{A_v C_c} = -\frac{g_{m1}}{A_v C_c}$$

$$p_2 = -\frac{g_{m6}}{C_L}$$

$$z_1 = \frac{-1}{R_z C_c - C_c / g_{m6}}$$

$$A_v = g_{m1} g_{m6} R_I R_{II}$$

$$p_4 = -\frac{1}{R_z C_I}$$

การออกแบบการชดเชยความถี่ที่ใช้ R (nulling resistor)

- ▶ เพื่อนำซีโร้ทางขวาไปหักล้างกับโพลที่สอง

$$R_z = \frac{1}{g_{m6}} \left(\frac{C_L + C_c}{C_c} \right) = \left(\frac{C_c + C_L}{C_c} \right) \frac{1}{\sqrt{2K'_p S_6 I_6}}$$

- ▶ R_z ถูกสร้างโดยใช้ทรานซิสเตอร์ที่ทำงานในย่าน triode เนื่องจากมีกระแสไฟตรงเป็นศูนย์

$$R_z = \left. \frac{dv_{DS8}}{di_{D8}} \right|_{V_{DS8}=0} = \frac{1}{K'_p S_8 (V_{SG8} - |V_{TP}|)}$$

- ▶ วงจรถูกไบอัสให้ $V_A = V_B$

$$|V_{GS10}| - |V_T| = |V_{GS8}| - |V_T| \quad \Rightarrow \quad V_{SG11} = V_{SG6} \quad \Rightarrow \quad \left(\frac{W_{11}}{L_{11}} \right) = \left(\frac{I_{10}}{I_6} \right) \left(\frac{W_6}{L_6} \right)$$

$$|V_{GS10}| - |V_T| = \sqrt{\frac{2(I_{10})}{K'_p (W_{10}/L_{10})}} = |V_{GS8}| - |V_T|$$

$$R_z = \frac{1}{K'_p S_8} \sqrt{\frac{K'_p S_{10}}{2I_{10}}} = \frac{1}{S_8} \sqrt{\frac{S_{10}}{2K'_p I_{10}}} \quad \Rightarrow \quad \boxed{\left(\frac{W_8}{L_8} \right) = \left(\frac{C_c}{C_L + C_c} \right) \sqrt{\frac{S_{10} S_6 I_6}{I_{10}}}}$$

ตัวอย่างการออกแบบการชดเชยความถี่ที่ใช้ R

- ▶ จากตัวอย่างที่แล้ว เราต้องคำนวณหาขนาดของ M_8 - M_{11} และกระแส I_{10}
- ▶ เพื่อให้ $V_A = V_B$ ดังนั้น $V_{SG11} = V_{SG6}$ และ $S_{11} = (I_{11}/I_6)S_6$
- ▶ เลือก $I_{11} = I_{10} = I_9 = 15\mu\text{A}$ ดังนั้น $(W/L)_{11} = (15\mu\text{A}/95\mu\text{A})94 = 14.8 \approx 15$
- ▶ เลือก $(W/L)_{10} = 1$ และ $(W/L)_9$ ถูกกำหนดโดยสัดส่วน I_{10}/I_5
- ▶ ดังนั้น $(W/L)_9 = (I_{10}/I_5)(W/L)_5 = (15/30)(4.5) = 2.25 \approx 2$

$$(W/L)_8 = \left(\frac{3\text{pF}}{3\text{pF} + 10\text{pF}} \right) \sqrt{\frac{1.94 \cdot 95\mu\text{A}}{15\mu\text{A}}} = 5.63 \approx 6$$

ตัวอย่างการออกแบบการชดเชยความถี่ที่ใช้ R

- ▶ ทำการตรวจสอบโดยคำนวณ R_z และ V_{SG8} ($=V_{SG10}$)

$$V_{SG10} = \sqrt{\frac{2I_{10}}{K'_p S_{10}}} + |V_{TP}| = \sqrt{\frac{2 \cdot 15}{50 \cdot 1}} + 0.7 = 1.474V$$

- ▶ ดังนั้น

$$R_z = \frac{1}{K'_p S_8 (V_{SG10} - |V_{TP}|)} = \frac{10^6}{50 \cdot 5.63 (1.474 - 0.7)} = 4.590k\Omega$$

$$z_1 = \frac{-1}{(4.590 \times 10^3)(3 \times 10^{-12}) - \frac{3 \times 10^{-12}}{942.5 \times 10^{-6}}} = -94.46 \times 10^6 \text{ rads/sec}$$

$$p_2 = \frac{942.5 \times 10^{-6}}{10 \times 10^{-12}} = -94.25 \times 10^6 \text{ rads/sec}$$

$$W_8 = 6 \mu\text{m} \quad W_9 = 2 \mu\text{m} \quad W_{10} = 1 \mu\text{m} \quad W_{11} = 15 \mu\text{m}$$

การออกแบบออปแอมป์ที่มีการชดเชยความถี่

- ▶ เพื่อนำซีโร้ไปหักล้างกับโพลที่สอง

$$z_1 = p_2 \rightarrow R_z = \frac{C_c + C_L}{g_{m6A} C_c} = \frac{1}{g_{m6B}}$$

- ▶ ดังนั้น

$$g_{m6B} = g_{m6A} \left(\frac{C_c}{C_c + C_L} \right)$$

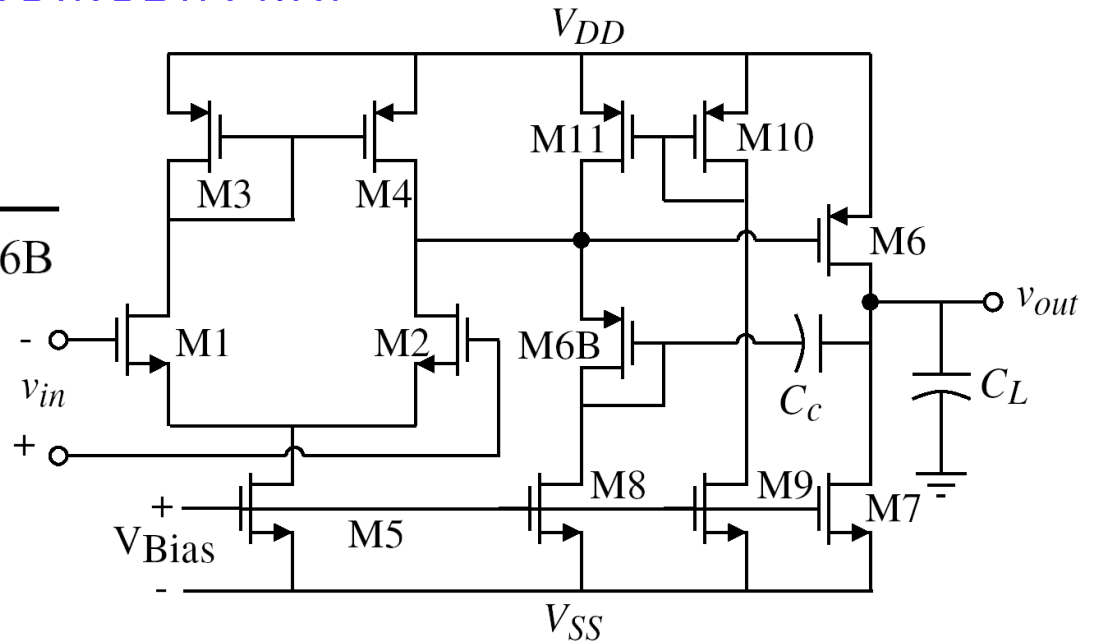
- ▶ จากตัวอย่างที่แล้ว

$$g_{m6A} = 942.5 \mu\text{S}, C_c = 3 \text{pF} \quad \text{และ } C_L = 10 \text{pF} \quad \text{เลือก } I_{6B} = 10 \mu\text{A}$$

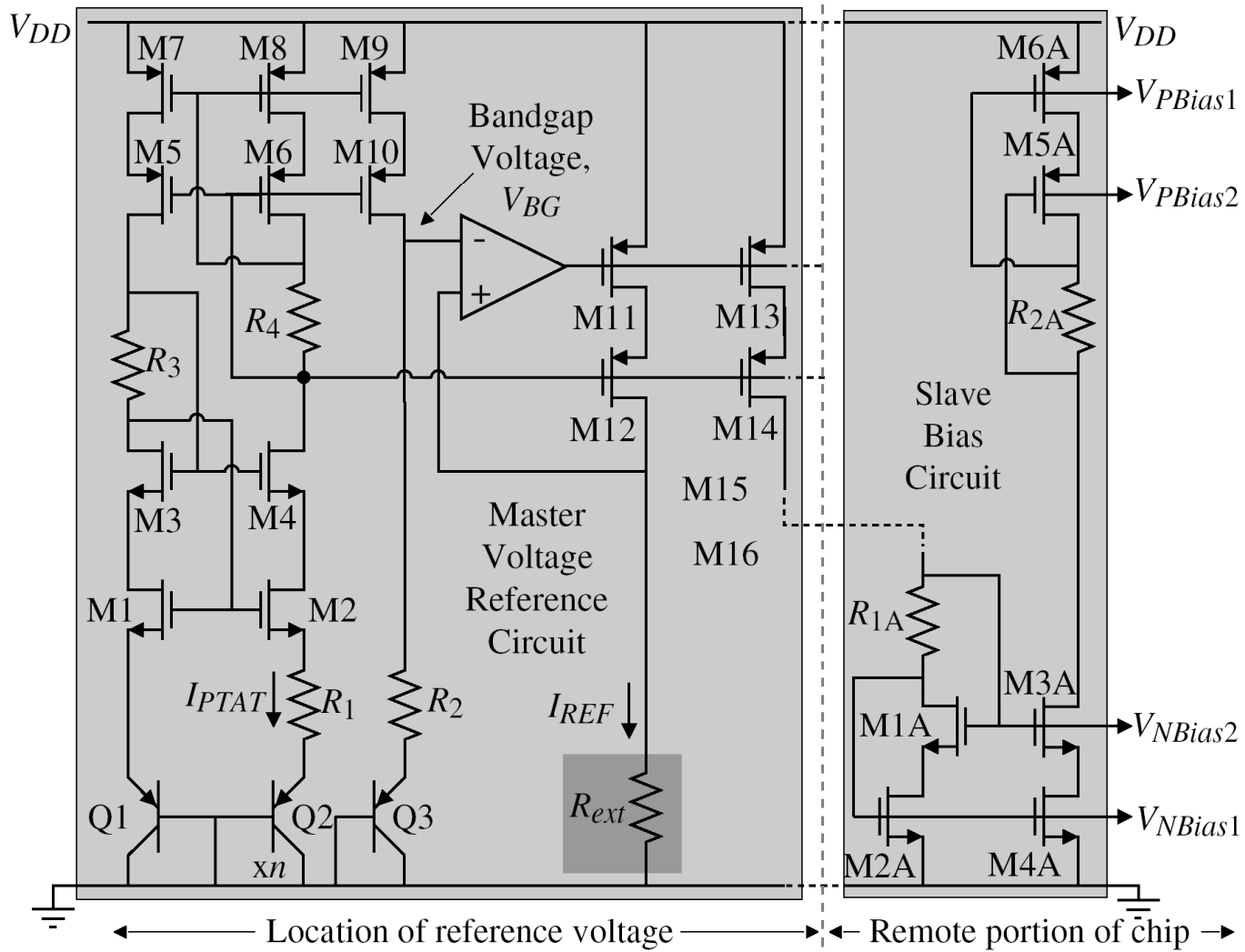
$$g_{m6B} = \frac{g_{m6A} C_c}{C_c + C_L} \rightarrow \sqrt{\frac{2K_P W_{6B} I_{6B}}{L_{6B}}} = \left(\frac{C_c}{C_c + C_L} \right) \sqrt{\frac{2K_P W_{6A} I_{D6}}{L_{6A}}}$$

- ▶ ดังนั้น

$$\frac{W_{6B}}{L_{6B}} = \left(\frac{3}{13} \right)^2 \frac{I_{6A}}{I_{6B}} \frac{W_{6A}}{L_{6A}} = \left(\frac{3}{13} \right)^2 \left(\frac{95}{10} \right) (94) = 47.6 \rightarrow W_{6B} = 48 \mu\text{m}$$

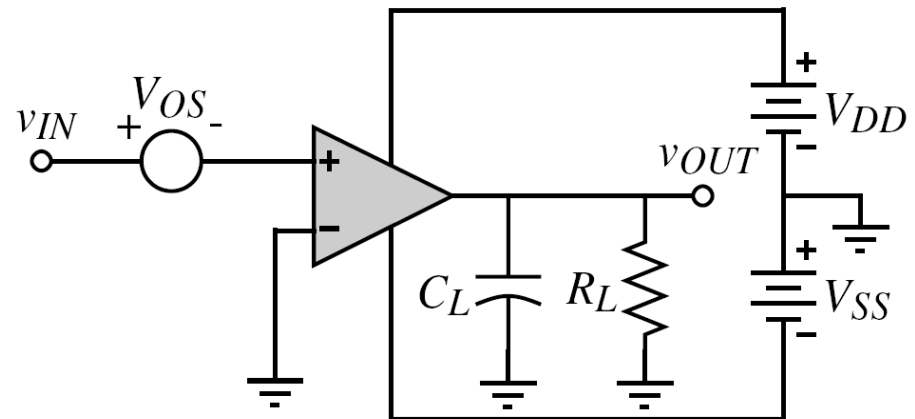


วงจรไบอัส



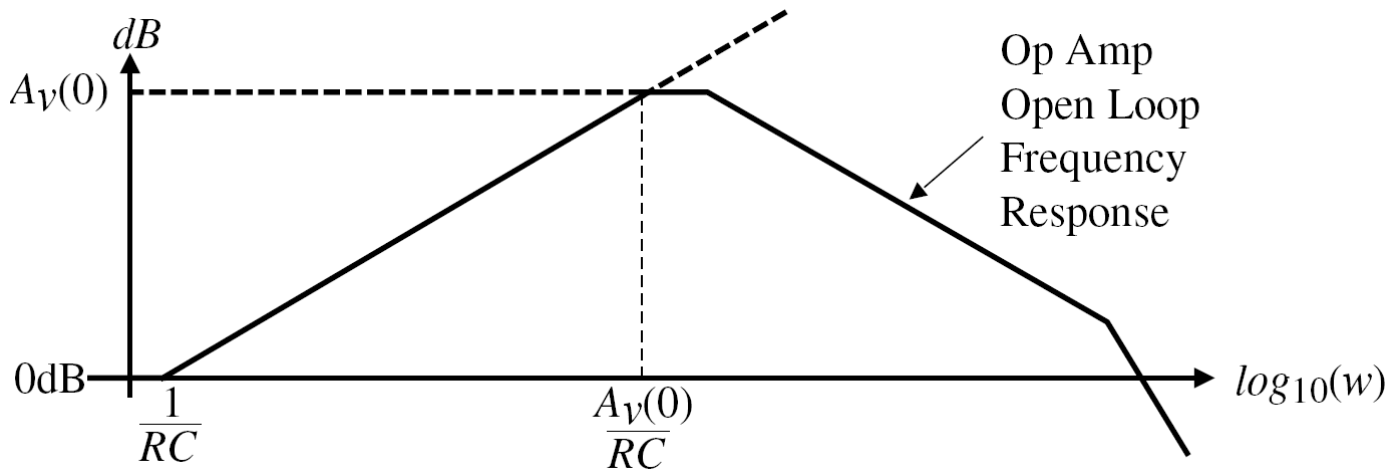
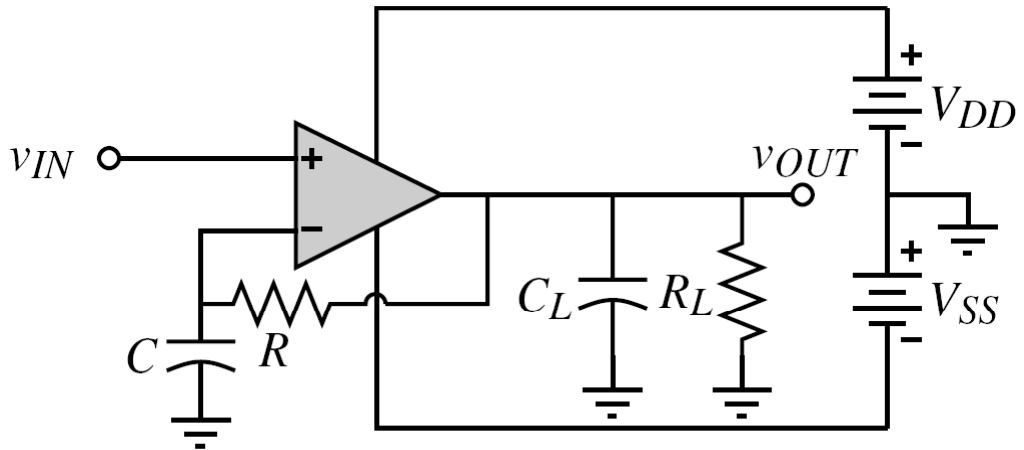
การจำลองการทำงานและทดสอบออปแอมป์

- ▶ การทดสอบอัตราขยายรูปเปิด
- ▶ การจำลองการทำงานวงจรในรูปนี้สามารถวัด
 - ▶ ช่วงปฏิบัติการเชิงเส้น
 - ▶ อัตราขยาย
 - ▶ การแกว่งแรงดันเอาต์พุต
 - ▶ แรงดันออฟเซตอินพุต
 - ▶ การตอบสนองของความถี่
 - ▶ ส่วนเฟื้อเฟส
- ▶ ไม่สามารถใช้วงจรนี้ในการวัดจริงได้ นอกจากออปแอมป์มีอัตราขยายต่ำ



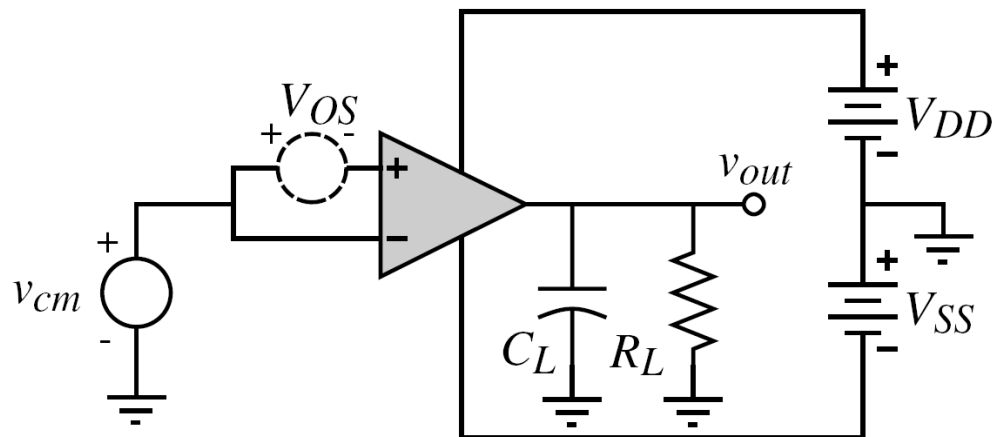
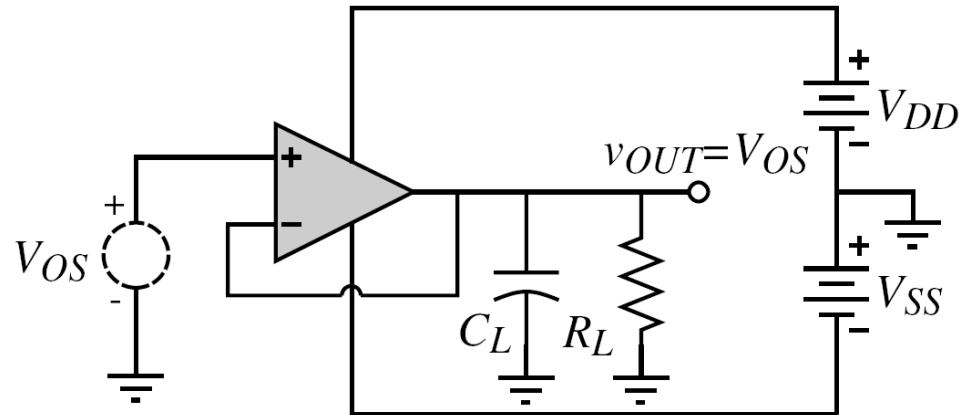
วิธีการทดสอบการตอบสนองทางความถี่แบบเปิด

- ▶ ในการทดสอบจริง สามารถต่อออปแอมป์ในรูปแบบนี้ และควรให้ **RC** มีค่ามากที่สุด



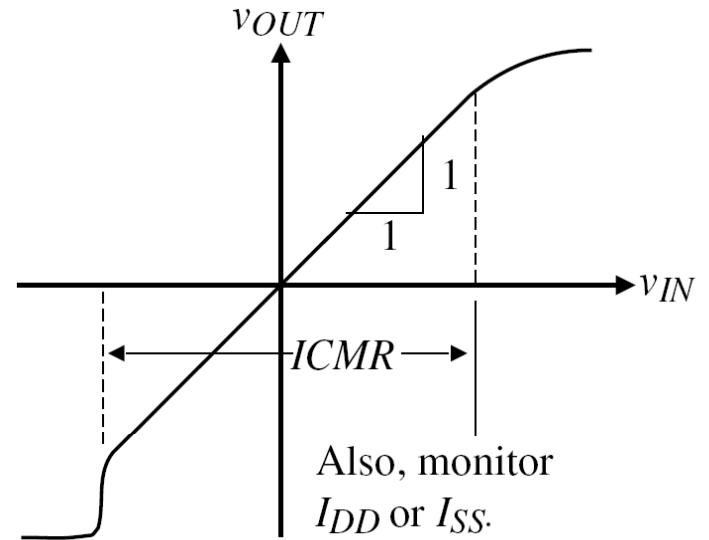
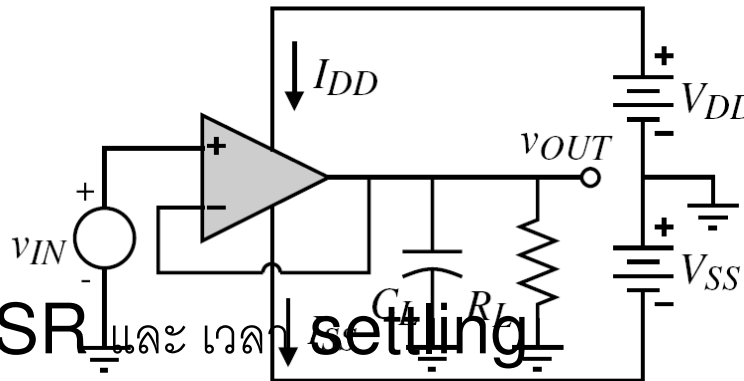
วิธีการทดสอบแรงดันออฟเซตอินพุทและอัตราขยายร่วม

- ▶ ทดสอบแรงดันออฟเซตอินพุท
 - ▶ ต่อออปแอมป์ดังรูปนี้ และวัดแรงดันอินพุทที่ให้แรงดันเอาท์พุทเป็นศูนย์
- ▶ ทดสอบอัตราขยายร่วม



วิธีการทดสอบแรงดันอินพุตร่วม, SR และเวลา settling

- ▶ ทดสอบแรงดันอินพุตร่วม



- ▶ ทดสอบ SR และ เวลา settling

